

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

11272515

Basic Patent (No,Kind,Date): EP 552886 A1 19930728 <No. of Patents: 004>

METHOD OF DRIVING ACTIVE-MATRIX LIQUID CRYSTAL DISPLAY DEVICE  
(English; French; German)

Patent Assignee: SHARP KK (JP)

Author (Inventor): KURATATE TOMOAKI (JP); MINAMIHARA TSUGIKO (JP); MATSUMOTO TOSHIO (JP)

Designated States : (National) DE; FR; GB; NL

IPC: \*G09G-003/36;

Language of Document: English

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
EP 552886	A1	19930728	EP 93300226	A	19930114	(BASIC)
JP 5188884	A2	19930730	JP 924862	A	19920114	
JP 2977356	B2	19991115	JP 924862	A	19920114	
KR 9616726	B1	19961220	KR 93446	A	19930113	

Priority Data (No,Kind,Date):

JP 924862 A 19920114

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

04197184 \*\*Image available\*\*

METHOD FOR DRIVING ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 05-188884 [JP 5188884 A]

PUBLISHED: July 30, 1993 (19930730)

INVENTOR(s): KURATATE TOMOAKI

TANIGUCHI TSUNAKO

MATSUMOTO TOSHIO

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.: 04-004862 [JP 924862]

FILED: January 14, 1992 (19920114)

INTL CLASS: [5] G09G-003/36; G02F-001/133; G02F-001/133

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS --  
Optical Equipment)

JAPIO KEYWORD: R005 (PIEZOELECTRIC FERROELECTRIC SUBSTANCES); R011  
(LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1642, Vol. 17, No. 614, Pg. 2,  
November 11, 1993 (19931111)

### ABSTRACT

PURPOSE: To accelerate scanning speed and to form one picture in plural fields by charging liquid crystal by electrifying a switching element just for time shorter than the response time of the liquid crystal, and driving liquid crystal polymers by the charged electric field.

CONSTITUTION: Liquid crystal having autonomous polarization is used for the liquid crystal, the liquid crystal LC is charged by electrifying switching elements S and P just for time shorter than the response time of the liquid crystal and therefore, the liquid crystal polymers are driven. One field is formed by line sequentially driving the liquid crystal LC of picture element electrodes corresponding to all the scan lines, one picture is formed by continuously combining the plural fields, and the picture of plural gradations is obtained. In this case, the electric field is impressed through the three-terminal or two-terminal switching element S or P to the liquid crystal LC of the respective picture elements arranged in the shape of a matrix. A scan line signal to turn on/off this switching element S is defined as a switching signal, and a data line signal is defined as a signal for liquid crystal drive.

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-188884

(43)公開日 平成5年(1993)7月30日

(51)Int.Cl. <sup>*</sup>	識別記号	府内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5C		
G 0 2 F 1/133	5 5 0	7820-2K		
	5 7 5	7820-2K		

審査請求 未請求 請求項の数7(全62頁)

(21)出願番号	特願平4-4862	(71)出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日	平成4年(1992)1月14日	(72)発明者	倉立 知明 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72)発明者	谷口 維子 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72)発明者	松本 俊夫 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(74)代理人	弁理士 野河 信太郎

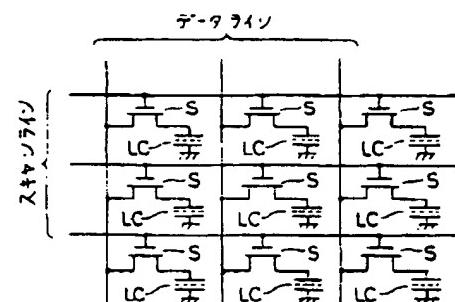
## (54)【発明の名称】 アクティブマトリックス液晶表示装置の駆動方法

## (57)【要約】

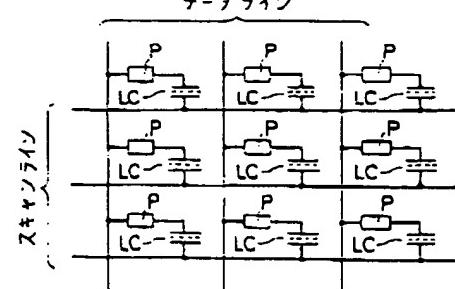
【構成】 液晶に自発分極を有する液晶を使用し、スイッチング素子を液晶の応答時間より短い時間だけ通電して液晶を充電し、それによって液晶分子を駆動すると共に、全スキャンラインに対応する絵素電極の液晶を一通り線順次駆動することにより1フィールドを形成し、複数のフィールドを連続的に組合せて1画面を形成して、複数階調の画面を得る。

【効果】 液晶に自発分極する液晶を使用し、スイッチング素子を液晶の応答時間より短い時間だけ通電して液晶を充電し、充電した電界により液晶分子を駆動することにより、走査速度が高速化されて1画面を複数のフィールドを組合せて形成することができるので、フィールドの組合せによって複数階調の画面を得ることができます。

(a)



(b)



(2)

特開平05-188884

## 【特許請求の範囲】

【請求項1】 スキャンラインとデータラインに連結されたスイッチング素子と該スイッチング素子を介して液晶に電界を印加する絵素電極がマトリックス状に配列されてなるアクティブマトリックス液晶表示装置の駆動方法において、  
液晶に自発分極を有する液晶を使用し、  
スイッチング素子を液晶の応答時間より短い時間だけ通電して液晶を充電し、  
それによって液晶分子を駆動すると共に、  
全スキャンラインに対応する絵素電極の液晶を一通り線順次駆動することにより1フィールドを形成し、  
複数のフィールドを連続的に組合せて1画面を形成して、  
複数階調の画面を得ることを特徴とするアクティブマトリックス液晶表示装置の駆動方法。

【請求項2】 1画面を形成する各フィールドの走査時間が互に等しい請求項1のアクティブマトリックス液晶表示装置の駆動方法。

【請求項3】 1画面を形成する各フィールドの走査時間が互に異なる請求項1のアクティブマトリックス液晶表示装置の駆動方法。

【請求項4】 1画面をn個のフィールドで形成し、2<sup>n</sup>階調の画面を得る請求項3のアクティブマトリックス液晶表示装置の駆動方法。

【請求項5】 液晶に印加される電界は1画面の表示時間内で相殺されるようにその極性と大きさが設定される請求項1のアクティブマトリックス液晶表示装置の駆動方法。

【請求項6】 液晶に印加される電界は、複数画面の表示時間内で相殺されるように、その極性と大きさが設定される請求項1のアクティブマトリックス液晶表示装置の駆動方法。

【請求項7】 液晶に印加される電界が相殺されるように、液晶の応答時間よりも周期の短かい高周波パルスを液晶に印加する請求項1のアクティブマトリックス液晶表示装置の駆動方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示素子や液晶空間変調素子として用いられるアクティブマトリックス液晶表示装置の駆動方法に関するものである。

【0002】

【従来の技術】 これまでに、液晶を用いた表示方式には、液晶に対して印加された電気信号を光情報に変換する方式によりDS(dynamic scattering)方式、TN(twistednematic)方式、ECB(electrically controlled birefringence)方式、PC(phase change)方式、記憶形方式、GH(guest-host)方式、熱光学方式等が考えられている。

【0003】 その中で現在、時計、電卓、ワープロ、パソコン、テレビ等において表示素子として用いられている方式は、主にネマチック液晶を用いたTN方式とその改良型のSTN方式である。

【0004】 これは、ネマチック液晶分子の誘電異方性と屈折率異方性を利用して、液晶分子のダイレクタが電界に対して動くことを利かせるモードである。しかし、TN型液晶素子をマルチフレックス駆動させる場合には走査線数の増加に伴い、急速に駆動マージンが狭くなり、十分なコントラストが得られなくなるという欠点が存在する。そのために大表示容量素子を作る事が困難である。また、実用的なコントラストを持つ大容量表示を実現するためツイステッドネマティック型液晶表示装置を改良したスーパーツイステッドネマチック型(Supertwisted Nematic, STN型もしくは、Supertwisted Birefringence Effect, SBE型)やダブルレイヤースーパーツイステッドネマチック型(double layer supertwisted nematic DSTN型)表示素子がある。

【0005】 しかし、これらも依然ライン数の増加に伴う、コントラストの低下や応答速度が遅いといった欠点が存在する。上記の走査ライン数の増加によるコントラストの低下やネマチック液晶の遅い応答速度等の問題を解決する為に、基板上に薄膜トランジスタ(TFT)やMIM(metal-insulator-metal)素子といったスイッチング素子を配列した従来のTN型液晶と組合せたアクティブマトリックス方式の液晶表示素子が実用化され、応答速度の要求されるテレビなどの用途に採用されている。しかし、その動作原理が、液晶分子の誘電異方性を利用する電界効果型である為、応答時間が長く msec のオーダーであるという問題点の解決は不十分で、とくに、より高速な応答速度が求められるCAD端末等の用途には、現状のネマチック液晶との組み合わせでは応答速度の点で不十分である。

【0006】 また、アクティブ素子と組み合わせたものも含め、現在の液晶表示で用いられているTN型及びSTN型の方式では、その電気光学効果が液晶分子のねじれのあるホモジニアスな配向状態と液晶分子の基板面に対し起きあがった状態の2つの状態間のスイッチングに起因するために液晶分子のねじれの方向に対する視角依存性を原理上回避できない。

【0007】 これに対して、高速な応答速度を有する液晶表示素子として提案されているものに分子自体に自発分極のある強誘電性液晶や反強誘電性液晶を使った表示素子(強誘電性液晶表示素子 Ferroelectric Liquid Crystal Display, 反強誘電性液晶表示素子 Anti-Ferroelectric Liquid Crystal)がある。強誘電性液晶表示素子

(以下、FLCDという)は液晶分子の持つ自発分極の極性と外部電界の極性の電気的な相互作用を利用し、液晶分子の運動し得るコーン上でスイッチングを行う素子である為に、ネマチック液晶に比べ極めて高速なスイッ

(3)

特開平5-18884

チング（数 $\mu$ sec のオーダーの応答）が可能になる。  
**【0008】**また、強誘電性液晶においては、クラーク (N Clark) とラガバル (Lagerwall) によって提唱されている表面安定化強誘電性液晶素子 (Surface Stabilized Ferroelectric Liquid Crystal Display, S S F LCD) (Appl. Phys. Lett., 36, 899 (1980); 特開昭 56-107216号公報; 米国特許第4366924号) のような双安定性を使う方式や液晶の動的散乱モード等の散乱を使う方式のように、強誘電性液晶の高速応答性を生かした視角依存のない表示モードがいくつか提唱され、次世代の液晶ディスプレイとして有望視されている。

**【0009】**

【発明が解決しようとする課題】このような強誘電性液晶を使った素子は、応答速度が速く視覚依存がない等の従来のTN方式による液晶表示素子に比べ優れた面もあるが、その一方でTN型液晶表示素子とは異なるいくつかの解決しなければならない問題がある。

**【0010】**例えば、S S F型の強誘電性液晶ディスプレイの場合

- ・高速応答（応答時間が $\mu$ sec オーダー）
- ・広視野角（偏光板の視角特性により生じる）
- ・双安定性（電界をゼロにしてもその前の配向状態を保持する）

という3つのTN型、STN型に無い優れた特性を有しているが、その一方で、

- ・実際の液晶パネルとして従来の液晶パネルの作成技術のみで完全なメモリ状態を得る事が極めて困難である。
- ・強誘電性液晶の分子のスイッチングが明確な閾値を持たない為に表示駆動する際の非選択時に液晶に印加される電界（バイアス電界）により生じる分子の動きによってコントラストが低下する。
- ・双安定性という性質のため原理的に階調表示が困難である。

といった問題がS S F型液晶パネル (SSFLCD) を実現し応用していく上で障害となっている。

**【0011】**SSFLCDで問題となっている点は、強誘電性液晶を用いた他の表示モードや反強誘電性液晶の表示モードにおいて問題となっている点を全て包括したものである。その中で最も重要な問題が駆動時のバイアス波形の印加により発生する問題、即ち、単純にマルチプレッシャー駆動した場合に、図1に示すような、非選択時に印加されるバイアス電界（クロストーク電界）によって生じる種々の問題である。図1は、単純マトリックス駆動した場合の、データライン、スキャンラインに印加される電界と液晶セルの各絶縁に印加される電界を示したものであり、1Hは1水平走査期間を表わしている。

**【0012】**各表示モードにより多少異なるが、いずれにしても、以下に挙げるような点が表示特性の低下につながる為に大きな問題となる。

・バイアス電界により液晶分子が動き、それによりメモリの壊れによるメモリ性の低下。

・分子の動きによる光の洩れや遮光不良に起因するコントラストの低下。

・印加されるバイアス波形の相違による階調のレベルのシフト。

**【0013】**また、強誘電性液晶や反強誘電性液晶を使った表示では、その表示原理が双安定な状態を利用するモードや液晶の印加電界強度に対する閾値特性を利用する表示モードでは原理的に階調の表示は不可能であったり、印加電界強度に対応する透過率や散乱強度を利用するモードでは、先にバイアス電界で生じる問題で挙げたように明確に制御可能な階調表現が限られたりし、実用になる液晶表示パネルとして画面内にムラのない階調を実現する事は困難である。

**【0014】**本発明は、自発分極を有する液晶すなわち強誘電性液晶や反強誘電性液晶とスイッチング素子を組み合わせ、高速で、高コントラスト、広視野角特性を持ち、かつ、階調表示もしくは、高解像度もしくは小電力化が可能な液晶表示装置の駆動方法を提供するものである。

**【0015】**

【課題を解決するための手段】この発明は、スキャランラインとデータラインに連結されたスイッチング素子と該スイッチング素子を介して液晶に電界を印加する絶縁電極がマトリックス状に配列されてなるアクティブマトリックス液晶表示装置の駆動方法において、液晶に自発分極を有する液晶を使用し、スイッチング素子を液晶の応答時間より短い時間だけ通電して液晶を充電し、それによつて液晶分子を駆動すると共に、全スキャランラインに對応する絶縁電極の液晶を一通り順次駆動することにより1フィールドを形成し、複数のフィールドを連続的に組合せて1画面を形成して、複数階調の画面を得ることを特徴とするアクティブマトリックス液晶表示装置の駆動方法を提供するものである。

**【0016】**1画面を形成する各フィールドの走査時間が互に等しくてもよいが、1画面を形成する各フィールドの走査時間が互に異なる方が、より多くの階調表示を可能にする。

**【0017】**つまり、1画面をn個のフィールドで形成すると、最大2<sup>n</sup>階調までの画面を得ることができる。

**【0018】**液晶に印加する電界が1画面の表示時間内で相殺されるようにその電界の極性と大きさを設定することが好ましいが、液晶に印加される電界が複数画面の表示時間内で相殺されるように、その電界の極性と大きさを設定してもよい。

**【0019】**さうに、液晶に印加される電界が相殺されるように、液晶の応答時間よりも周期の短かい高周波パルスを液晶に印加してもよい。

**【0020】**すなわち、本発明における液晶表示装置

(4)

特開平5-188884

は、以下の構成を有する。

- ・一对の基板を、互いに対向しあうように配置してある。
- ・一方の基板に絵素電極がマトリックス状に配置されている。
- ・各絵素電極にスイッチング素子が形成されている。  
【0021】・スイッチング素子を経て液晶に対し絵素電極と対向電極間で電界が印加できるような構造をもつ。
- ・該基板間に自発分極を有する液晶即ち、強誘電性液晶もしくは、反強誘電性液晶を介在させている。  
【0022】・自発分極を有する液晶は、少なくともオン／オフ状態を有する動作モードで使用され、かつ、正又は負の一定の電界強度以上もしくは電界強度ゼロの状態で安定したオン状態又はオフ状態を示す。  
また、上記の液晶表示装置において、以下に示すような特徴を有する駆動法により液晶を駆動している。一画面を以下の様な駆動の構成により表示している。
  - ・一画面を一定の周期で書き換える。
  - ・画面を構成するスイッチング素子を1回以上走査することにより一画面を構成する。
  - 【0023】・全スイッチング素子の走査を一素子毎あるいは一ライン毎といった一走査単位ごとに走査する。  
・一回毎の走査時間は、一定もしくは、画面書換の周期で変化がある。  
また、液晶に印加されるバルスは、以下の特徴を有する。  
【0024】・液晶の応答時間よりも短いバルス幅でスイッチング素子を駆動しても良い。
  - ・スイッチング素子がオン状態からオフ状態へ移行する時点で、スイッチング素子のオン状態で液晶に印加される電圧が絵素電極毎に保持されている。
  - ・一画面を形成する複数回の全スイッチング素子の走査の一回走査ごとに液晶のオン／オフの状態を変え、時間軸に対する液晶のオン／オフ状態の組み合わせる駆動を行っている。
  - ・一画面を表示する時間内で液晶に印加される電界強度の平均が、必ずしもゼロでない。
  - ・1画面を表示する為の複数回の走査のそれだけで一絵素の液晶に印加されるバルスは、液晶をテン状態にする為のバルス、オフ状態にする為のバルス、センに対し印加した電界を相殺する為のバルスの3つに大別される。  
・オン／オフ状態にするバルスとセルに印加した電界を相殺するバルスは同一の走査時間内で印加されない。
  - 【0025】・オン／オフ状態にする為のバルスを印加する走査期間においては、高周波波形が重畠しておらず、オン／オフ状態の電荷を相殺する為のバルスを印加する走査時間においては、高周波波形が重畠している。  
・オン／オフ状態にする為のバルスの電圧は、それぞ

れ一定であり、また、セルに印加した電界を相殺する為のバルスの波高値は、絵素毎に一画面を表示する時間内の液晶のオン／オフ状態のパターンに対応した値を持つ。

液晶表示素子の光源に関しても以下のような構成を付加することができる。

【0026】光強度が変化する場合、光強度変化する周期が液晶表示素子のスイッチング素子を走査する周期に同期し、かつ一回の走査ごとに明るさを変化させることが可能である。あるいは、光強度変化する周期が液晶表示素子のスイッチング素子を走査する周期に同期していない状態で、見かけ上光強度が一定と見なせる。又は、光強度が一定である。

【0027】上記のデバイス構成と駆動法により、高速な書換が可能な高解像度表示もしくは、液晶のオン／オフの組み合わせにより多階調の表示が可能である。本発明を適用する液晶表示装置をマトリックス駆動する場合の等価回路を図66(a)および同図の(b)に示す。これらの図においてマトリックス状に配列された各絵素の液晶LCには3端子又は2端子スイッチング素子S又はPを介して電界が印加される。

【0028】スイッチング素子S、Pとしては、オン状態で電流を流しオフ状態でハイインピーダンスになる素子であれば使用できる。例えば、図2に示すようなオン状態で、液晶に印加する電界がかかり、オフ状態では回路的にハイインピーダンスになる薄膜トランジスタ(TFT)のような素子もしくは、図3に示すようなある一定電圧以上で回路に電流が流れ、それ以下ではハイインピーダンスになるダイオード素子やMIMやバリスチタのような素子が、使用可能である。

【0029】この構成のセルで本発明を適用した場合を説明する。強誘電性液晶は、スイッチングさせる場合、ネマチック液晶のように明確な閾値を有さず、微弱な電界であっても、電界が印加されると液晶分子は、電界に対し反応し、液晶分子のダイポールと外部印加電界間に働く電気的な相互作用と液晶の螺旋を巻く力とが平衡する位置へと液晶分子の動き得るコーン上を移動することが確かめられており、これに起因してコントラストの低下が生ずると考えられる。

【0030】スイッチング素子を強誘電性液晶に組み合わせる効果は、駆動時の非選択状態での液晶セルの以下に示す2つの状態にある。

- 1、液晶にバイアス電界がかからない
  - 2、液晶は回路的にハイインピーダンス状態にある
- 1 の現象は、次に示すような効果がある。通常の单纯マトリックス方式では任意の絵素が非選択状態であってもデータラインには常に他の絵素を書き換えるための信号が印加されている。この電界つまり、ハイアス電界により液晶分子が動き、コントラストの低下やモリズムの悪化につながる現象が引き起こされる。

(5)

特開平5-188884

【0031】しかし、スイッチング素子を付ける事によって他の絵素部分を駆動するための信号は、図2（三端子非線形素子）と図4（二端子非線形素子）に示すようにスイッチング素子がオフ状態にある限り液晶に印加される事はない。従って、非選択時に液晶分子が動かないために、単純マトリックス駆動において印加されるバイアス電界によるコントラストの低下やメモリ性の低下を防ぐことができる。その結果、ディスプレイとして表示画像のコントラストの向上や表示品位の向上につながる。図2は、TFT素子の特性を模式的に示したもので TFTのゲート、ソースの各端子に印加されるスキャン信号及びデータ信号の各電界と、TFTのドレイン端子より液晶に印加される電界を示したものである。

【0032】図3は、2端子素子の素子特性を模式的に示したものである。図4は、2端子素子の場合にデータライン、スキャンラインのそれぞれに印加される信号とその時液晶に印加されている電界を模式的に示したものである。図中でスキャン信号と示してある信号がスキャンラインから印加され、データ信号がデータラインから印加されるものである。また、「2」の現象により、スイッチング素子がオン状態からオフ状態へと変化すると液晶に印加していた電界の一部が液晶セルのコンデンサー成分により保持される。

【0033】このスイッチング素子のオフ状態で保持される電界により、液晶分子は、電界強度がゼロの時と異なる（液晶分子の分極、保持された外部電界、液晶の螺旋を巻く力等が平衡する）位置に保持される。

【0034】このスイッチング素子のオフ状態でのある保持電界に対して液晶分子が平衡となる状態を一方の表示状態として使い、もう一方の表示状態を保持電界の向きが逆の状態もしくは保持電界の強度がゼロの状態を使えば、液晶の駆動にはスイッチング素子のオン時間が、スイッチング素子が一度オン状態になり再びオン状態になるまでの時間内で液晶をスイッチングさせる電界を液晶に印加するのに必要な時間だけを済む。

【0035】これは即ちスイッチング素子を動作させるパルス幅を狭め、また、液晶に印加すべき電圧を下げる事につながる。ただし、液晶をスイッチングさせるに必要な電界は、液晶セル内部では液晶分子の自発分極が動く事によりセル内部に電流が流れ、液晶セルのコンデンサー成分により保持されていた電界が放電される現象が起る為に厳密には、液晶がスイッチングする事により放電される電界と液晶の状態を保持する為の電界を合せただけの電界が必要である。

【0036】また、強誘電性液晶の分子をスイッチングさせるのに必要な電界は小さい為、通常のTN型液晶のように液晶とコンデンサーに電界を容量の90%近くまで充電する必然性がない。その為に、既存のTFTやMIMの様なスイッチング素子、例えば、TN型液晶では15μsec以上のゲート幅を必要とするa-Si-TFT

T素子であっても、10μsec以下のゲート幅で液晶分子をスイッチング動作させることが可能になり本発明に十分適用できる。

【0037】また、このスイッチング素子を動作させるパルスの幅自体も狭くすることは、

- ・フレーム当たりの駆動できるスイッチング素子数の増加

- ・一画面表示の為の走査回数（フィールド回数）を増やす

- ・フレーム周波数を高める

- ・消費電力の低減化

を実現する上で有効である。

【0038】これらの効果は、フレーム当たりの駆動できるスイッチング素子数の増加、即ち表示容量を増加させることを意味し、一画面表示の為の走査回数（フィールド回数）を増やすことは、駆動波形により液晶に印加する電界を交流化したり、時分割による階調表示を可能にすることを意味し、フレーム周波数を高めることは、表示される画像の品位を高めることを意味している。

【0039】さらに、液晶のスイッチングパルスの電圧自体が下げられることで液晶にかかる直流成分が小さくなるため、双極性でないパルスによる液晶駆動であっても強誘電性液晶の単純マトリックス駆動に比べ液晶に与える影響も小さくてすむ。以上のようなスイッチング素子と自発分極を有する液晶を組み合わせたことにより生じる低電圧での駆動と一画面表示の為の走査回数を増やす事を生かすことにより本発明の新しい表示方法、即ち、直流電界的な駆動による高コントラストや多階調表示が可能になる。

【0040】以下に、この新しい方式による表示原理を説明する。なお、以下の説明における液晶のアクティブマトリックス駆動は三端子スイッチング素子を用いた図66の(a)に示す方式で行なうものとし、スキャンラインを介してスイッチング素子SをON-OFFさせるためにゲート端子に印加されるスキャンライン信号をスイッチング信号、データラインからスイッチング素子Sのソース端子・ドレイン端子を介して液晶に印加されるデータライン信号を液晶駆動用信号としている。

【0041】[白黒表示] 図5～図9に示す波形は、いずれも、白黒表示をするための駆動波形である。図5においては、スイッチング素子自体は液晶に印加する電界がゼロになっていない状態でOFFになっている為に、液晶に常に直流成分がかかるている。なお、図中において斜線で塗り潰した領域は、液晶のスイッチング状態が規定されていない為に電界が、不定になっている領域である。この場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号が保持されている事と、液晶に印加された電界を相殺するような波形を印加していないことである。

【0042】図6においては、液晶には、パルス印加時

にのみ電界がかかる様に、スイッチング素子は液晶に印加する電界がゼロになってからオフになっている。この場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号がゼロになっている事と、液晶に印加された電界を相殺するような波形を印加していないことである。

【0043】図7においては、スイッチング素子自体は液晶に印加する電界がゼロになっていない状態でオフになっている為に、液晶に常に直流成分がかかっている。しかし、最初の走査と2回目の走査で電界の向きが反転しているために、全体として液晶自体に印加された直流成分は1回目の走査時間と2回目の走査時間の差の間に液晶にかかっている電界成分だけである。この場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号が保持されている事と、液晶に印加された電界を相殺するように表示波形と逆の位相を有する波形を印加していることである。

【0044】図8においては、液晶には、パルス印加時にのみ電界がかかる様に、スイッチング素子は液晶に印加する電界がゼロになってからオフになっている。また、最初の走査と2回目の走査で電界の向きが反転しているために、全体として液晶自体に印加された直流成分は相殺されている。この場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号がゼロになっている事と、液晶に印加された電界を相殺するように表示波形と逆の位相を有する波形を印加していることである。

【0045】図9においては、スイッチング素子自体は液晶に印加する電界がゼロになっていない状態でオフになっている為に、液晶に常に直流成分がかかっている。しかし、最初の走査と2回目の走査で電界の向きが反転し、3回目以降の走査で電界をゼロにしているために、全体として液晶自体に印加された直流成分は相殺されている。ただし、この場合 3回目以降の走査時間内では、液晶がオンからオフ状態、オフからオン状態へと移行しないメモリ状態、準安定な状態、もしくは遅い緩和過程にある事が求められる。この場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号が保持されていることと、液晶に印加された電界を相殺するように表示波形と逆の位相を有する波形を印加し、その後電界をゼロにするようにスイッチング素子を動作させていることである。

【0046】なお、この電界ゼロで保持される時間の間の液晶の表示する状態は、人間に認識させるべき情報を表示する為の状態であり、かつ、電界ゼロの直前に印加していた電界の状態でメモリによる状態あるいは緩和過程での過渡状態により少なくとも人間の認識の範囲内で認識させるべき表示状態を保持していることが求められる。

【0047】図5、図7、図9では、液晶のスイッチン

グが1フィールド期間内に完了すれば済むために他の駆動波形に比べスイッチング素子をオン状態にするための時間が短く、液晶に印加する電界は小さくて済む。

【0048】図7、図8、図9に示す駆動波形では、液晶の表示状態が、本来表示すべき状態と逆の状態を表示する走査が存在している。しかし、人間の目には、1/10 sec以下の高速な明滅に関しては認識できず、明るさとして明滅による明るさの変化を時間平均したものしか認識できないという特性を持つ為に、目的とする表示状態の走査時間及び、目的とする表示状態を保持している走査時間（この時間を表示時間とする）を目的とする表示状態と逆を表示する走査時間（この時間を逆表示時間とする）に比べて長くする事により人が目視した場合に、目的とする表示状態が認識され、この時の明るさの差は、

（人の目視による明るさの差） = （表示時間の長さ） ×  
（表示時間での明るさ） - （非表示時間の長さ） ×（非表示時間の明るさ）

として概略的に考えられる。

【0049】実際に表示方法として、表示時間と非表示時間の明るさに差をつける方法には、以下の3つの方法がある。

A. 図10に示すように、表示時間を非表示時間よりも長くする；表示時の1回の走査時間を非表示時の1回の走査時間よりも長くする

B. 表示の走査の回数が、非表示の走査回数よりも多い。

C. 図11に示すように、走査に同期して、液晶の光源の光強度を変える。表示時間の光強度を非表示時間の光強度より強くする。

D. 図12に示すように、非表示時間の間に液晶に印加される電界に液晶分子が完全にスイッチングできない高周波成分を重畳する。即ち、液晶分子はほぼ表示時間の状態に保持されている。

【0050】図10の場合の特徴は、スキャンライン信号の立ち下がり時にデータライン信号が保持されていることと、液晶に印加された電界を相殺するように表示波形が印加されている事と、表示時間に対し非表示時間が短いことである。

【0051】図11は、図5と同様にマトリックス駆動した場合のデータライン信号、スキャンライン信号と、その時の液晶セルの照明の光量の変化を示したものである。この図では、液晶そのものに印加されるパルスに関しては、データライン、スキャンラインのそれぞれに対して印加される信号全体は図10と何等変わらない。この場合の特徴は、図10に於ける電界印加のタイミングの特徴に加えて表示時間内での全スキャンラインの走査終了後から非表示時間までの間に光源の光量がその他の時間に比べ多くなっていることである。

【0052】図12の場合の特徴は、スキャンライン信

号、スキヤンライン信号と、その時液晶に印加される電界の比較例を示す波形図である。

【図9】この発明において、マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶に印加される電界を示した波形図である。

【図10】この発明において、マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶に印加される電界を示した波形図である。

【図11】この発明において、マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶セルの照明の光量の変化を示す波形図である。

【図12】この発明において、マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶に印加される電界を示した波形図である。

【図13】光源の光量変化をスイッチング素子の走査と同期させる場合の理想的な光源の光量之変化方法を示す波形図である。

【図14】パルスにより蛍光管を発光させた場合の蛍光管の光強度変化を示す波形図である。

【図15】蛍光管を液晶の照明光として用いた場合の液晶パネルのスイッチング素子に印加するパルスのタイミングに対する光源の光量変化のさせ方の一例を示す波形図である。

【図16】EL素子を発光させた場合のEL素子の駆動信号とその時の光強度変化を示す波形図である。

【図17】この発明において、液晶に印加される電界が完全に相殺されていない形での16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図18】この発明において、図17と共に、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図19】この発明において、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図20】この発明において、図19と共に、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図21】この発明において、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図22】この発明において、図21と共に、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図23】この発明において、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図24】この発明において、図23と共に、16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図25】この発明において、液晶に印加される電界が完全に相殺されていない形での16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図26】この発明において、図25と共に、液晶に印

加される電界が完全に相殺されていない形での16階調を表示する場合の印加パルスのタイミングを示す波形図である。

【図27】液晶セルの断面構造図である。

【図28】スイッチング素子と液晶セルを組合せた素子には等価なサンプルホールド回路によるスイッチング素子-液晶セル複合素子の回路図である。

【図29】図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示した波形図である。

【図30】液晶のOFF状態からON状態に変化する際の、図28に示す回路に印加されるパルスのタイミングと液晶セルに流れる電流と光学的な応答を示した波形図である。

【図31】液晶のON状態からOFF状態に変化する際の、図28に示す回路に印加されるパルスのタイミングと液晶セルに流れる電流と光学的な応答を示した波形図である。

【図32】図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図33】図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示す特性図である。

【図34】図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示す特性図である。

【図35】液晶駆動信号のみを液晶セルに印加する場合液晶に印加する電界とその時の液晶セルの応答を示す波形図である。

【図36】図35に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示す特性図である。

【図37】図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示す波形図である。

【図38】図37に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示す特性図である。

【図39】図28の三路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示す波形図である。

【図40】図39に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示す特性図である。

【図41】図28の三路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示す波形図である。

【図42】図39に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの印加さ

れた電界との関係を示す特性図である。

【図43】表示時間と非表示時間の長さが等しくなるようなパルスのタイミングで図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示した波形図である。

【図44】図43に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図45】表示時間と非表示時間の長さが等しく、かつ非表示時間に高周波が重畠した波形とパルスのタイミングで図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示した波形図である。

【図46】図45に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図47】表示時間に比べ非表示時間が長くなるようなパルスのタイミングで図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示した波形図である。

【図48】図47に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図49】液晶に印加される電界を相殺しないで4階調を表示する為の図28の回路に対して印加されるスイッチング信号と液晶駆動信号のタイミングを階調毎に模式的に示した波形図である。

【図50】図49に示すタイミングで液晶せに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示した特性図である。

【図51】液晶に印加される電界を相殺するような波形の組合せで4階調を表示する為の図28の回路に対して印加されるスイッチング信号と液晶駆動信号のタイミングを階調毎に模式的に示した波形図である。

【図52】図51に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示した特性図である。

【図53】液晶パネルに印加されるパルスに同期して液晶の照明光の強度を変化させ4階調を表示する為の図28の回路に対して印加されるスイッチング信号、液晶駆動信号と液晶の光源の変化を模式的に示した波形図である。

【図54】図53に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示した特性図である。

【図55】典型的なTFT素子の断面図である。

【図56】典型的なTFT素子の断面図である。

【図57】典型的なTFT素子の斜視図である。

【図58】非表示時間に高周波を重畠させた場合のTFTパネルのゲート、ソース、コモン電極に印加する信号と液晶に印加される電界のタイミングを示した波形図である。

【図59】図58に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図60】表示時間に比べ非表示時間が長い場合のTFTパネルのゲート、ソース、コモン電極に印加する信号と液晶に印加される電界のタイミングを示した波形図である。

【図61】図60に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示した特性図である。

【図62】液晶に印加される電界を相殺しないで4階調を表示する為のTFTパネルのゲート、ソース、コモン電極に対して印加されるスイッチング信号と液晶駆動信号のタイミングを階調毎に模式的に示した波形図である。

【図63】図62に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示した特性図である。

【図64】液晶に印加される電界を相殺するような波形の組合せで4階調を表示する為のTFTパネルのゲート、ソース、コモン電極に対して印加されるスイッチング信号と液晶駆動信号のタイミングを階調毎に模式的に示した波形図である。

【図65】図64に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示した特性図である。

【図66】この発明に適用されるアクティブラトリックス液晶表示装置の等価回路図である。

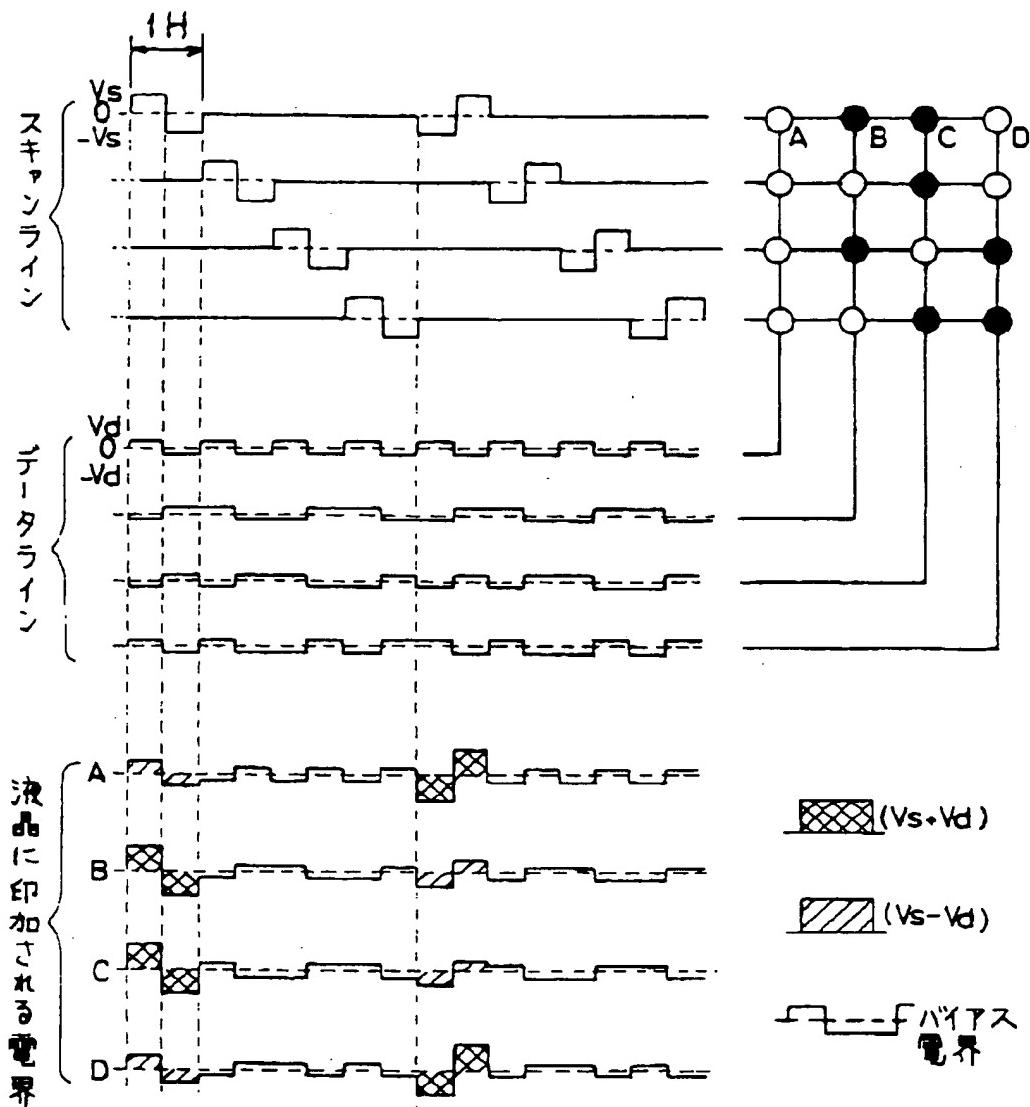
#### 【符号の説明】

L C 液晶

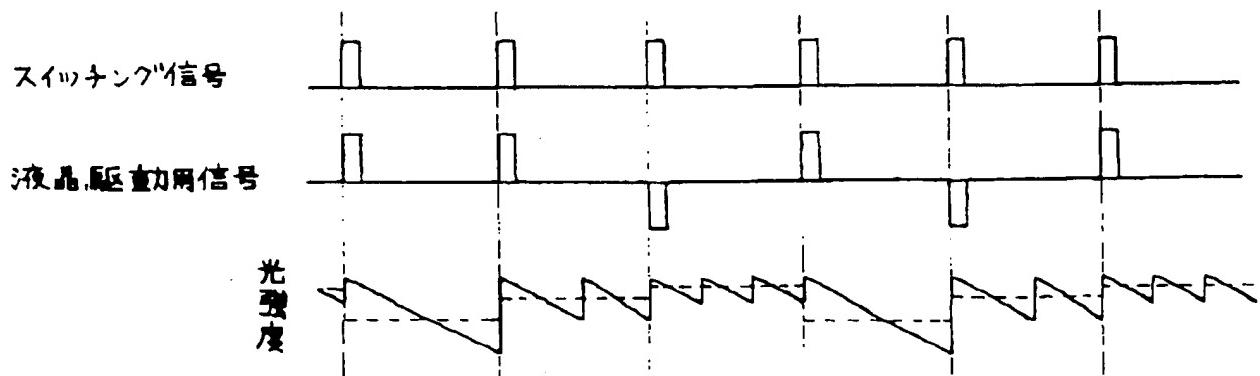
S 3端子スイッチング素子

P 2端子スイッチング素子

【図1】



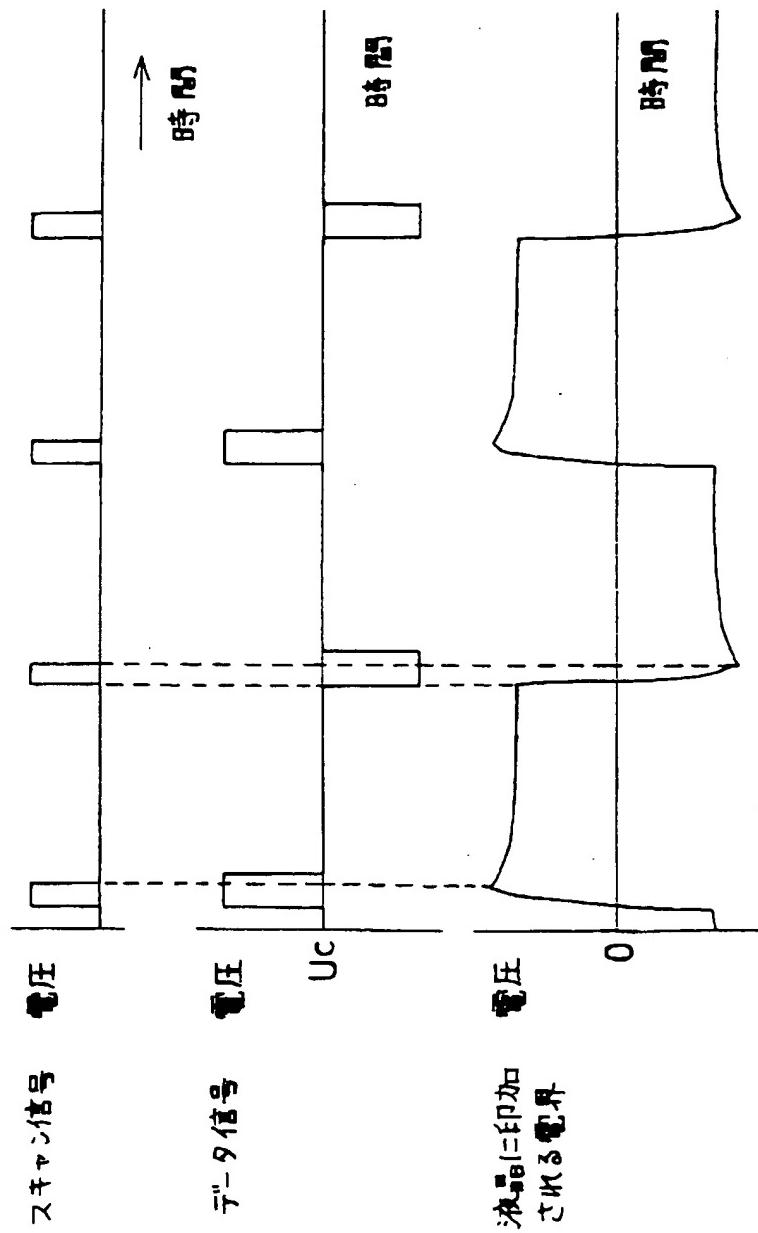
【図15】



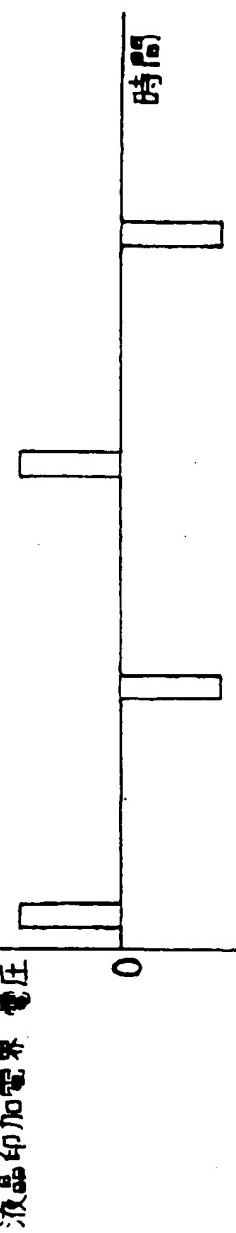
(17)

特開平5-188884

【図2】



【図35】



(7)

特開平05-188884

号の立ち下がり時にデータライン信号が保持されている事と、液晶に印加された電界を相殺するように表示波形が印加されている事と非表示時間の間に液晶に対して高周波成分が重畠されていることである。この様な高周波の重畠した波形が液晶に印加されるようにするには、スイッチング素子が TFT の場合には、TFT の対向電極に対して非表示時間に高周波が重畠する様な波形を印加すれば良い。また、2端子素子では、データラインの信号に対して非表示時間に高周波が重畠するように波形を合成すれば良い。この時、印加される高周波の成分の振幅  $V_{hf}$  は、2端子素子の  $V_0$  に対して

$$V_0 < V_D - V_{hf}$$

の条件を満たす必要がある。

【0053】A. B. に示す方法は、表示時間と非表示時間の長さの差が人間の目を感じる平均的な明るさにならざる。C. に示す方法では、光源の表示時間での光強度と非表示時間での光強度の差が、明るさとして認識される。それ故に、光源素子の光強度変化と各スイッチング素子の走査する時間の関係が、表示特性と密接に関連する。この方法で使用する光源は、走査に対して図13に示す様な光強度特性を示す事が理想ではあるが、実際に液晶に用いられている光源は、印加される実効値で光強度が変化する白熱球や、蛍光ランプやエレクトロルミネッセンス (EL) ランプの様に、パルスに対し応答して発光し、その後光強度が減衰していく様なデバイスがあるが、走査時間が数 msec であるため使用できる光源は蛍光灯や EL の様なパルスに対して応答するものが本用途においては適切である。

【0054】蛍光管の場合、点灯用の印加パルスに対して光強度は図14に示す様に変化する。通常の液晶ディスプレイにおいてはフリッカをなくすために、高周波のパルスにより蛍光管を点灯しているが、本発明においては、図15に示すように表示時間時には、蛍光管を点灯するためのパルスを印加し、非表示時間には蛍光管を点灯するためのパルスを発生させないといった光強度の変化方法が考えられる。また、明るさをステップワイズに変化させるために走査時間内に点灯のためのパルスを幾つ送るかにより変動させることで表示時間内の明るさと非表示時間内の明るさを変える方法であっても実用上問題はない。エレクトロルミネッセンス (EL) を使用する場合、点灯用の印加パルスに対して光強度は図16に示す様に変化する。この場合も、図15に示す様に蛍光管と同様に考えて駆動する事が可能である。

【0055】D. に示す方法では、パルスの正負が表示のオン／オフとなるような表示モード（例えば、たとえばS S F I. C.）の場合、 $\Delta \varepsilon$  が負の液晶材料の場合には、高周波成分が重畠することによるスタビライズ効果が生じ、スイッチングが起こり難くなり、その結果強誘電性液晶分子が完全にスイッチングしないためにオン／オフ状態の透過光強度の変化が小さくなる。また、 $\Delta \varepsilon$

が正の液晶材料の場合には、高周波成分により、液晶分子が動き得るコーン上の安定な位置を中心に摂動する為に常に高周波成分による液晶分子の動きによる光の漏れや散乱が発生し、この光の漏れや散乱の分が、高周波成分が重畠していない状態でのオン／オフの状態の透過光強度の変化よりも小さくなる為である。以上のように液晶材料の  $\Delta \varepsilon$  の正負によって原因は異なるが、非表示時間の透過光強度変化が表示時間における透過光強度変化より、小さくなっている為に、表示としてみた場合にコントラストの低減を防ぐことも可能である。実際のデバイスとしてよりコントラストある表示を行うためには、上記の3つの方式を組み合わせた構成にするのが最も効果がある。

【0056】【階調表示】また、本方式では、多数回の走査により一画面を表示することから、時分割による階調表示、つまり、1回ごとの走査で、1絵素毎の表示をオン／オフさせ、一画面を構成する複数フィールドにおけるオン／オフのパターンにより階調を表示することが可能になる。但し、本駆動方式では、液晶の駆動がより直流的になっているため、図1に示す様な単純マトリックスで行われているのとは異なる波形による駆動が必要になる。たとえば、図17と図18に示す様な波形が一例である。

【0057】この図に示す波形では、スイッチング信号のオンからオフへのエッジでの強誘電性液晶駆動用の信号が  $0V$  かそうでないかが明らかにしていないが、液晶により示される状態は、いずれの場合でもスイッチング素子がオフ状態にある時点では液晶の示す表示状態はスイッチング素子がオン状態にある時に印加されている液晶駆動用の信号により既に決定しているため明確に区別する事を省略する。図17と図18は、本方式による16階調を表示する場合の印加パルスのパターンの例である。本図ではスイッチング信号（ゲートパルス）の印加タイミングが等間隔の場合を示している。この場合階調1と階調2は同一輝度で観察されるが、スイッチング信号の印加タイミングを異ならせることにより、スイッチング信号間の時間差を利用して16階調を得ることができる。本図においての特徴は、一画面内で液晶に印加される直流成分の相殺を行なっていない事と1画面を構成する走査時間が一定であることである。この方式の場合、1画面の表示する周期が短くなった場合、スイッチング信号の印加タイミングを充分に異ならせることが困難となり16階調のパターンは実質的に5階調しか識別できない場合がある。

【0058】また、液晶の表示する状態に、オン／オフの2値と限定する事により、ある一定の電界強度以上の電界を印加しても、液晶の表示状態がオン状態もしくはオフ状態である事を利用し、液晶を駆動する際に生じる液晶にかかる直流成分を相殺する様な駆動が可能になる。例えば図19と図20に示す方式である。

【0059】図19と図20は、本方式による16階調を表示する場合の印加パルスのタイミングの例である。本図に於ける特徴は、一画面内に液晶に印加された電界を相殺する為のパルスを印加する走査時間が1回だけ有り、一画面を表示する周期内で液晶に印加される電界が相殺されている事と1画面を構成する走査時間が一定であることである。この方式の場合も図17と図18と同様に1画面の表示する周期が短くなった場合、16階調のパターンは実質的に5階調しか識別できない場合がある。

【0060】また、多階調表示を行う場合、表示時間内のセルに印加される直流成分が著しく片寄り、完全に相殺するためには表示時間に印加されるパルスに比べ極めて大きなパルスが必要になることがある。この様な場合、液晶セルに対して大きなパルスを印加すると配向を著しく変化させる等デバイス特性に多くの問題を与える。この様な問題を防ぐためには、

【0061】1回の非表示時間で1つの大きなパルスを印加するのではなく、図21と図22に示す様に画面形成する時間内に数回の非表示時間に分けてパルスを印加する。図21と図22は、本方式による16階調を表示する場合の印加パルスのタイミングの例である。本図に於ける特徴は、一画面内に液晶に印加された電界を相殺するように相殺する為のパルスを印加する走査時間が有る事と、そのパルスが一画面内に数回あり、かつ一画面を表示する周期内で液晶に印加される電界が相殺されていることである。

【0062】図23と図24及び図25と図26に示す表示の為に印加したパルスを完全に相殺しないようなパルスを非表示時間に印加するといった方法が挙げられる。図23と図24は、本方式による16階調を表示する場合の印加パルスのタイミングの例である。本図に於ける特徴は、一画面内に液晶に印加された電界の一部を相殺する為のパルスを印加する走査時間が1回だけあることである。

【0063】図25と図26は、図23と図24と同じく液晶に印加される電界が完全に相殺されていない形での16階調を表示する場合の印加パルスのタイミングの例である。本図に於ける特徴は、図23と図24の場合と液晶に印加される電界の一部を相殺する為のパルスが液晶のオン／オフ信号と同一レベルでかつ、表示パターンに応じた正もしくは負の電界が印加されていることである。以上のように本発明の強誘電性液晶とスイッチング素子を組み合わせた素子構造による本駆動方式では、従来見られなかった新しい階調表示が可能になる事が示されたが、この駆動方式で階調表示する上でカギとなるのは、以下の2点である：

【0064】・液晶に印加する非表示のパルスによるコントラストの低下をいかに防ぐか  
・高速な明滅パターン間を階調として認識できるか

しかし、この2つの問題は、白黒表示で示した考え方を拡張して考えれば良い。即ち、第1の問題は、表示時間における階調の1スケール分の光量変化よりも非表示の液晶のオン／オフによる光量変化を小さくすることに問題はより緩和される。

【0065】また、第2の問題点は、複数回の走査の一回ごとに重み（走査時間の長さもしくは、光源の光強度）を変えることによりオン／オフ組み合わせでの1回毎のオン／オフを差別化することができる。この各走査時間毎のオン／オフの差別化により例えば16階調を表示するために必要な4BITの信号をその一つ一つのBITを一回毎の走査での絵素のオン／オフとして使うことが可能になる。

【0066】なお、この方式でより多くの階調を表示する場合、表示可能な最大階調数は、1画面を何回の走査により表示するかによって決まる。すなわち1画面を表示するための走査回数（電界を相殺するための走査回数を含む）をm；印加した電界を相殺するための走査回数をnとすると表示可能な最大階調数は $2^{mn}$ になる。

【0067】一画面を表示する時間内の光源の光強度と時間の総和が等しい場合、且でみた場合に、パターンとして違いは認識されるが、明るさの差は明確に認識できない（明るさとして平均化されたものを認識しているため）といった現象が生じるために実際には使用できる階調数は減少する場合がある。特に、非表示時間のパルスによる光の漏れや散乱／吸収による光の損失分により同じ明るさの階調が発生する。

【0068】実施例1

【液晶セルの作製】スイッチング素子を持たない強誘電性液晶セル（図27）を、以下の様な手順で作製した。

【0069】1. ガラス基板1a、1bのそれぞれの上に1000Åの厚さの複数本の透明電極（2a、2b）が互いに平行になるようストライプ状に電極のパターンを配列して形成する。透明電極の厚さは300～5000Å、好ましくは1000～3000Åの範囲に設定することが可能である。

【0070】2. 1の基板上に、電極保護膜3a、3bを1000Åの膜厚で形成する。電極保護膜の厚さは300～5000Å、好ましくは500～2000Åの範囲に設定することができる。電極保護膜には、SiO<sub>x</sub>もしくは、東京応化製のOCD（ODP-59310）を使用した。電極保護膜は、SiO<sub>x</sub>の場合、スピタにより形成し、OCDの場合には、スピンナーにより基板に塗布後、焼成する事により形成した。

【0071】3. 2の基板上に記述膜4a、4bを400Åの膜厚で形成する。記述膜材料としてはチーソ石油化学社製のPSI-XA2001（ボリミド）または日産化学社製のRN715をスピニコーターにて塗布し、焼成する事により形成した。記述膜の厚さは200～1000Åの範囲で設定することができる。

【0072】4、3で作製された基板にレーヨン系の布を用いてラビング法による一軸配向処理を施す。このときのラビングの方向は、基板9、10を電極パターンが直交するように貼り合わせたときにラビング方向が同じになるように行なう。

【0073】5、1～4の工程を経た上下の基板の間にスペーサ6として直径3.04mのシリカビーズを分散させエポキシ樹脂製のシール部材7で貼り合わせる。

【0074】6、1～5の工程を経て作製したパネルに前述の本発明による強誘電性液晶組成物5を真空注入法により注入した。注入後はアクリル系ジV硬化型の樹脂により注入口を封止した。

【0075】[液晶セルの駆動] 上記において作製した液晶セルの駆動特性を確認するため、スイッチング素子の動作原理に基づきサンプルホールド回路により原理実験を行った。即ち、スイッチング素子のオン状態をサンプルホールド回路のサンプリング状態により行いまた、スイッチング素子のオフ状態をサンプルホールド回路のホールド状態（以下“ホールド状態”と略称する）を使い動作原理の確認を行った。

【0076】このサンプルホールド回路において液晶セルはホールドコンデンサとして使われた事になる。使用したサンプルホールド回路は、図28に示すような回路を用いている。図28は、スイッチング素子と液晶セルを組合せた素子には等価なサンプルホールド回路によるスイッチング素子-液晶セル複合素子の回路図である。本回路では、サンプルホールド回路にナショナルセミコンダクタ社製のLF398を使用している。

【0077】以下、サンプルホールド回路のサンプリングソース信号を“液晶駆動用信号”、サンプリング信号を、“スイッチング信号”，サンプリング信号のパルス幅を“ゲートパルス幅”と呼称する。

【0078】強誘電性液晶セルには、上記において作成したSSF型強誘電性液晶セルを使い、クロスニコルにある偏光板の間にパルスを印加した場合の透過光強度変化が最大となるように置き、電界に対するセルの透過光強度の変化をフォトトランジスタにより測定した。液晶セルのスイッチングは、液晶が応答する矩形波(500Hz)での透過光強度の最大、最小値をそれぞれ1、0として正規化を行っている。なお、測定系の光源には、高い周波数での光強度の変動のない直流駆動の白熱球を使用した。

#### 【0079】駆動実験：1)

液晶材料としてBDH-858 (BDH社製) を使い、図29に示すタイミングで液晶駆動信号とスイッチング信号を印加した場合の液晶に印加される電圧と

- ・オン状態にするパルスを印加状態での透過光強度の変化
- ・オフ状態にするパルスを印加状態での透過光強度の変化

をプロットしたものが図30と図31である（液晶駆動信号の波高値は±5V）。図29は、図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものである。

【0080】図30は、液晶のOFF状態からON状態に変化する際の、図28に示す回路に印加されるパルスのタイミングと液晶セルに流れる電流と光学的な応答を示したものである。

【0081】図31は、液晶のON状態からOFF状態に変化する際の、図28に示す回路に印加されるパルスのタイミングと液晶セルに流れる電流と光学的な応答を示したものである。また、液晶駆動信号の波高値を±5Vとし、スイッチング信号のパルスの幅を0.1μsecから1000μsecまで変化させた場合のホールド状態の液晶の表示状態のオンとオフの平均の透過光強度をプロットしたものが図32である。図32は、液晶材料がBDH-858の場合の図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0082】液晶材料として、ZLI-3654 (メルク社製)、CS-1024 (チッソ社製) を使った場合の本実験回路でのスイッチング信号の幅を0.1μsecから1000μsecまで変化させた場合のホールド状態の液晶の表示状態のオンとオフの平均の透過光強度をプロットしたものがそれぞれ図33、図34である。図33は、液晶材料がZLI-3654の場合の図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0083】図34は、液晶材料がCS-1024の場合の図29に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0084】上記実験より、次の事項が確認された。自発分極を有する液晶分子をスイッチングさせる場合に、回路的に絵素が選択されていない状態でオープン状態になる事によって直前まで印加されていた電界が保持される。この効果の為に、液晶にたいして電界を印加する時間は、従来の単純マトリックス方式で材料単独でスイッチングさせる為に必要なパルス幅に比べ著しく短いパルスの印加でスイッチングをさせる事が可能である事を示している。但し、この時の一画の全走査に要する時間は、液晶の応答時間よりも長い事が必要である。

【0085】[比較例] 図35の液晶駆動信号のみを強誘電性液晶に対して印加した場合のセルの透過光強度の変化を測定した。図36は、ゲート信号のパルス幅を変化させて液晶駆動信号のみを液晶セルに印加する場合の液晶に印加する電界とその時の液晶セルの透過光量の変化を示したものである。つまり、図36は、図35に示すタイミングで液晶セルに電界を印加した場合のスイッ

チング信号に対するセルの光透過率の変化を示したものである。

【0086】[比較例]サンプルホールド回路のサンプルホールド信号よりも先に液晶に印加するパルスが、0Vになる図37で示すタイミングで印加した場合の透過光強度の変化を測定した。つまり、図37は、図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものである。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図38である。つまり、図38は、図37に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0087】[比較例]サンプルホールド回路に対して印加するパルスを双極性のパルスに換え、サンプルホールド回路のサンプルホールド信号よりも先に液晶に印加するパルスが、0Vになる図39で示すタイミングで印加した場合の透過光強度の変化を測定した。図39は、図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものである。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図40である。つまり、図40は、図39に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。上記いずれの比較例も、電界を保持していない為に、液晶をスイッチングさせる為には、少なくともメモリパルス幅に相当する幅のパルスが必要である事を示している。

#### 【0088】駆動実験(2)

サンプルホールド回路に対して印加するパルスのタイミングを図に示す波形に変えて同様に透過光強度の変化を調べた。液晶材料として、BOH-858(BOH社製)を使った場合のサンプリング信号のパルス幅を、0.1/ $\mu$ secから1000/ $\mu$ secに変化させ、液晶駆動信号の電圧が±10で図41のタイミングで印加したパルスに対する液晶セルの透過光強度の変化を示したものが図41である。図41は、図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものである。

【0089】また、各液晶材料ごとのサンプリング信号のパルス幅に対する液晶が応答可能な矩形波(500Hz)での透過光変化量を1とした時の図のタイミングでパルスを印加することにより生じる異なる4つのホールド状態での透過光強度、すなわち

(1) オン状態にするパルスを印加した直後のホールド状態

(2) オン状態の後の0Vでサンプリングされたホールド状態

(3) オフ状態にするパルスを印加した直後のホールド

状態

(4) オフ状態の後の0Vでサンプリングされたホールド状態

をプロットしたものが図42である。つまり、図42は、図39に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの印加された電界が保持された状態での光透過率、印加された電界がゼロになった状態で再度ハイインピダンスになった状態での光透過率の初期状態がON、OFFのそれぞれの状態からの変化を示したものである。図42の結果から次の事項が確認された。

【0090】この場合、光学的な応答は最初の液晶駆動用信号により起こり、次にスイッチング素子が動作する際には液晶に印加された電界は放電される為に液晶にかかる直流成分を小さくした駆動が可能になる。TFTとSSFLCDの組合せにより一画面の表示の為の走査時間は、単純マトリックスタイプのSSFLCDに比べ短くできる。表示用にいる液晶の配向状態に液晶自体のメモリ性を使用する為に印加される電界が小さくてすむ。

【0091】[比較例]サンプルホールド回路に対して印加するパルスのタイミングを図43に示す波形に変えて同様に透過光強度の変化を調べた。表示時間=非表示時間の時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図44である。つまり、図43は、表示時間と非表示時間の長さが等しくなるようなパルスのタイミングで図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものであり、図44は、図34に示すタイミングで液晶セル電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。図44は表示時間と非表示時間が等しい為に、光学的な応答は起こっているが一画面としての明るさは、平均化される為にほぼ50%の透過光強度のまで明確な表示のオン/オフを得られていない事を示している。

#### 【0092】駆動実験(3)

サンプルホールド回路に対して印加するパルスのタイミングを図45に示す波形に変えて同様に透過光強度の変化を調べた。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図46である。つまり、図45は表示時間と非表示時間の長さが等しく、かつ、非表示時間に高周波が重畠した波形とパルスのタイミングで図28の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものであり、図46は、図45に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。図45、図46は、図43、図44と同様に表示時間と非表示時間が等しい状態であるが、非表示時間に高周波が重畠している為に、液晶の分子の

(11)

特開平5-188884

動きが本実施例中に使用している液晶 ( $\gamma > 0$ ) の場合、分子そのものは動こうとするが、重畳する高周波の周波数が高く、分子が電界に追従して完全にスイッチングできない。従って表示時間の変化に比べ非表示時間での光学的な変化は十分に小さいものになる。即ち、直流成分を相殺する実効電界は印加されるが、液晶分子はこれに追従して動かず、光学的变化はほとんど生じない。

【0093】この場合、液晶に重畳する高周波は、少なくとも液晶の光学的な変化が 50% するのにかかる時間より短い（望ましくは、光学的に 10% 变化するのに要する時間より短い）事が求められる。本実施例中に使用している液晶材料の場合、液晶の応答時間が  $80 \mu\text{sec}$  である為に高周波のパルス幅の少なくとも  $50 \mu\text{sec}$  以下であることが求められる。実施例では重畳された高周波のパルス幅は  $3 \mu\text{sec}$ （周波数  $16.7 \text{ kHz}$ ,  $V_{pp} = 5 \text{ V}$ ）である。

#### 【0094】駆動実験（4）

サンプルホールド回路に対して印加するパルスのタイミングを図 4-7 に示す波形に変えて同様に透過光強度の変化を調べた。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図 4-8 である。つまり、図 4-7 は、表示時間に比べ非表示時間の長さが短くなるようなパルスのタイミングで図 2-8 の回路に対し、スイッチング信号と液晶駆動信号を印加した場合の液晶に印加される電界の変化を模式的に示したものであり、図 4-8 は、図 4-7 に示すタイミングで液晶セル電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。図 4-8 は、表示時間と非表示時間の長さが異なる場合の光学的な変化を示している。表示時間に対する非表示時間の長さが表示時間：非表示時間 =  $10 \text{ msec} : 5 \text{ msec}$  の場合、光学的な変化は 33% ( $1/3$ ) から 66% ( $2/3$ ) の範囲で起こる。

#### 【0095】駆動実験（5）

サンプルホールド回路に対して印加するパルスのタイミングを図 4-9 に示す波形に変えて同様に透過光強度の変化を調べた。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図 5-0 である。つまり、図 4-9 は、液晶に印加される電界を相殺しないで 4 倍調を表示する為の図 2-8 の回路に対して印加されるスイッチング信号と液晶駆動信号のタイミング（各走査時間が異なるような駆動方法）を階調毎に模式的に示したものであり、図 5-0 は、図 4-9 に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示したものである。なお、図 4-9 では、最初の走査時間：2 度目の走査時間 =  $5 \text{ msec} : 10 \text{ msec}$  に設定されている。また、図 5-0 は、液晶の駆動法が、電界を相殺する為の非表示時間を持たない為に、明状態と暗状態で光強度を下げずに落み、光学的な変化は、階調 0 が 1%，階調 1 が

33%，階調 2 が 67%，階調 3 が 100% になる。また、一画面を構成する 2 回の走査により透過光強度の異なる 4 つの階調が取れている。

#### 【0096】駆動実験（6）

サンプルホールド回路に対して印加するパルスのタイミングを図 5-1 に示す波形に変えて同様に透過光強度の変化を調べた。その時のスイッチング信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図 5-2 である。図 5-1 は、印加電界をキャンセルする為の非表示時間を設けた駆動波形である。ここで非表示時間の前側の表示時間は、 $4 \text{ msec}$  非表示時間の後側の表示時間は、 $8 \text{ msec}$  非表示時間は、 $2 \text{ msec}$  である。なお、実施例中で示した波形では、液晶セルに印加された電界を完全に相殺する事はできていない。

【0097】図 5-2 は、図 5-1 に示した波形での駆動による透過光強度の変化を示したもので、各階調の動作状態での透過率は階調 0 が 15%，階調 1 が  $\frac{1}{3}3\%$ ，階調 2 が 57%，階調 3 が 86% になる。液晶に印加された電界を相殺する為の非表示時間を設けた事により明状態／暗状態の何れでも光強度的な損失が生じるために光学的なダイナミックレンジが狭くなっている。また、一画面を構成する 3 回の走査（3 フィールド）により透過光強度の異なる 4 つの階調（2<sup>3-1</sup> 階調）が得られている。

#### 【0098】駆動実験（7）

光源の光強度が液晶セルを駆動する信号と同期させた構造にして特性を調べた。光源としては蛍光灯を使用した。この場合のサンプルホールド回路に対して印加するパルスと光源の光強度の変化のタイミングは図 5-3 に示す通りで、この時の透過光強度の変化を調べた。その時のスイッチング信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図 5-4 である。つまり、図 5-3 は、液晶パネルに印加されるパルスに同期して液晶の照明光の強度を変化させ + 階調を表示する為の図 2-8 の回路に対して印加されるスイッチング信号、液晶駆動信号と液晶の光源の変化を模式的に示したものであり、図 5-4 は、図 5-3 に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示したものである。

【0099】この実験では、液晶の駆動信号に同期させて、バックライトの輝度を変化させている事が特徴である。非表示時間の前側の表示時間のバックライトの駆動周波数は、 $25 \text{ Hz}$  とした。非表示時間の後側の表示時間のバックライトは、後側の表示時間の始めの  $2 \text{ msec}$  はバックライトの駆動パルスを印加せず、後側の表示時間の始めから  $2 \text{ msec}$  以降はバックライトの駆動周波数は、 $50 \text{ Hz}$  とし、非表示時間にはバックライトの駆動のパルスの印加は停止している。

【0100】図 5-4 は、液晶スイッチングそのものは図

(12)

特開平5-18884

5.2と同じであるが光源の駆動周波数が変化する事によって画面の明るさが変化している為に各階調間の透過光強度の差が大きくとれている。この場合、階調1が50%、階調1が35%、階調2が25%、階調3が、90%になっている（透過光強度の100%は、バックライトの駆動周波数が25kHzの場合の明るさを基準としている）。

#### 【0101】実施例2

【TFTマトリックスセルの作製】図5.5と図5.6はアモルファスシリコンTFTを用いた強誘電性液晶セルの断面図、図5.7はTFT基板の斜視図であり、以上に示す各図はいずれも本発明のパネル構成を示すものである。本液晶セルは以下の様に作製した。

【0102】1. ガラスまたはプラスチック基板3.1上にスパッタによってTa膜を形成し所定の形状にパターニングしてゲート配線3.3、ゲート電極3.5を形成した。

2. 1の基板の上にプラズマCVDによって絶縁膜3.3(SiNx)、半導体膜4.0(a-Si)、n+層4.1(りんをドープしたa-Si)を形成し、該半導体膜4.0(a-Si)、n+層4.1(りんをドープしたa-Si)をパターニングした。

3. 2の基板にITO膜をスパッタによって形成しこれをパターニングして画素電極3.7を形成した。

4. 3の基板にTi膜をスパッタによって形成しこれをパターニングしてソース電極3.6とドレイン電極3.8を形成した。

5. 4の基板に絶縁層4.2(SiO<sub>2</sub>)を500Åの厚さに形成した。

6. 5の基板に遮光層4.4を形成した。

【0103】7. 別の基板にスパッタによってITO膜による対向電極4.5を形成した。

8. 7の基板に絶縁層4.2(SiO<sub>2</sub>)を500Åの厚さに形成した。絶縁層の厚さは300~5000Å、好ましくは500~2000Åの範囲に設定することができる。

9. 6及び8の基板に配向層4.3(PSI-XA2001(チッソ石油化学社製)またはRN/15(日産化学社製))をスピンドルコーターにて400Åの厚みに形成する(4.6.4.7)。配向層の厚さは100~5000Å、好ましくは500~2000Åの範囲に設定することができる。

10. 9で作成された基板4.6.4.7にレーヨン系の布を用いてラビング方による一軸配向処理を施す。このときのラビングの方向は、基板4.6.4.7を貼り合わせたときにラビング方向が同じになるように行なう。

11. 1~10の工程を経た上下の基板の間に直径3.0μmのシリカビーズを分散させニボキシ樹脂製のシール部材で貼り合わせる。

12. 上記の行程を経て作成したパネルに本発明の強誘電性液晶組成物を真空注入法により注入した。注入後はアクリル系UV硬化型の樹脂により注入口を封止した。

#### 【0104】駆動実験(1)

上記TFTの形成されたセルのゲート、ソース、コモンの各端子に対して印加するバルスのタイミングを図5.8に示す波形に変えて同様に透過光強度の変化を調べた。つまり、図5.8は、非表示時間に高周波を重畠させた場合のTFTパネルのゲート、ソース、コモン電極に印加する信号と液晶に印加される電界のタイミングを示したものである。

【0105】その時のゲート信号のバルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図5.9である。つまり、図5.9は、図5.8に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0106】この実験の特徴としては、非表示時間に液晶に高周波がコモン端子から印加される事である。ここで非表示時間にコモン端子より重畠している高周波は、周波数250kHzでVpp=±5V、また、表示時間、非表示時間共に4msecで行なった。図5.9は、それまでの等価回路で行なって得られた1μsec以下のゲート信号での動作こそしていないものの、液晶材料の光学的な応答よりも短いゲート信号幅でスイッチングをさせる事と、高周波を重畠する方法で実際のTFTパネルにおいても光学的な等価光強度の差が得られる事を示している。ここで透過光強度は、オフ状態で22%、オン状態で79%程度の値になる。

#### 【0107】駆動実験(2)

さらに、このセルのゲート、ソース、コモンの各端子に対して印加するバルスのタイミングを図6.0に示す波形に変えて同様に透過光強度の変化を調べた。その時のゲート信号のバルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図6.1である。つまり、図6.0は、表示時間に比べ非表示時間が長いアドレスのTFTパネルのゲート、ソース、コモン電極に印加する信号と液晶に印加される電界のタイミングを示したものであり、図6.1は、図6.0に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対するセルの光透過率の変化を示したものである。

【0108】この実験の特徴としては、表示時間の長さと非表示時間の長さが異なることであり、実施例で用いた表示時間と非表示時間の長さはそれぞれ9msec、3msecである。図6.1は、それまでの等価回路で行なって得られた1μsec以下のゲート信号での動作こそしていないものの、液晶材料の光学的な応答よりも短いゲート信号幅でスイッチングをさせる事と、表示時間と非表示時間の時間差で実際のTFTパネルにおいても光学的な等価光強度の差が得られる事を示している。ここで透過光強度は、オフ状態で25%、オン状態で75%程度の値になる。

#### 【0109】駆動実験(3)

このセルのゲート、ソース、コモンの各端子に対して印

加するパルスのタイミングを図62に示す波形に変えて同様に透過光強度の変化を調べた。その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図63である。つまり、図62は、液晶に印加される電界を相殺しないで4階調を表示する為のTFTパネルのゲート、ソース、コモン電極に対する印加されるスイッチング信号と液晶駆動信号のタイミング（各走査時間が異なるような駆動方法）を階調毎に模式的に示したものであり、図63は、図62に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示したものである。

【0110】この実験の特徴としては、液晶に印加される電界が全くキャッシュされない波形であることである。ここで用いた前半の表示時間と後半の表示時間の長さはそれぞれ4 msec, 8 msecである。図63の特徴は、それまでの等価回路で行なって得られた1 μsec以下のゲート信号での動作を除いていないものの、液晶材料の光学的な応答よりも短いゲート信号幅でスイッチングをさせ、かつ4階調がこれている事である。また、光学的な変化は、階調0が0%、階調1が33%、階調2が67%、階調3が100%になる。また、一画面を構成する2回の走査により透過光強度の異なる4つの階調が取れている。ただし、同一の画像が長時間表示されるような状況下では、特定の部位に直流成分が大きくかかる為にこの駆動方法はあまり好ましくない。

#### 【0111】駆動実験④

このセルのゲート、ソース、コモンの各端子に対して印加するパルスのタイミングを図64に示す波形に変えて同様に透過光強度の変化を調べた。つまり、図64は、液晶に印加される電界を相殺するような波形の組合せで4階調を表示する為のTFTパネルのゲート、ソース、コモン電極に対する印加されるスイッチング信号と液晶駆動信号のタイミング（各走査時間が異なるような駆動方法）を階調毎に模式的に示したものである。

【0112】その時のゲート信号のパルス幅を変化させた場合の液晶の透過光強度をプロットしたものが図65である。すなわち、図65は、図64に示すタイミングで液晶セルに電界を印加した場合のスイッチング信号に対する各階調のセルの光透過率の変化を示したものである。

【0113】この実験は、液晶に印加される電界を相殺する為のパルスを印加する非表示時間を設けている事が特徴であり、前側の表示時間、後側の表示時間、非表示時間の長さはそれぞれ4 msec, 8 msec, 2 msecで行なった。この実験の特徴は、図65に示すように、それまでの等価回路で行なって得られた1 μsec以下のゲート信号での動作を除いていないものの、液晶材料の光学的な応答よりも短いゲート信号幅でスイッチングをさせ、かつ4階調がこれている事である。また、光学的な変化

は、階調0が14%、階調1が43%、階調2が57%、階調3が86%になる。また一画面を構成する3回の走査により透過光強度の異なる4つの階調（2<sup>3-1</sup>階調）が得られている。ただし、本実施例のパルスの設定で図64に示す波形を印加した場合には、電界は、完全に相殺されていない。

【0114】以上の一実験例1, 2における実験結果から、主に下記事項が明らかになった。

- ・液晶に電界を印加している状態でスイッチング素子をオフ状態にする事により、液晶分子が光学的にスイッチングする時間よりも短いゲート信号で画面を走査できる。

- ・液晶に印加される電界を一画面を表示する周期内で非表示時間の明るさの変化による表示の強度変化を小さくする為に、

- 表示時間に対し非表示時間を短くする

- 非表示時間に高周波を液晶セルに重畠させる

- 光源の光強度をパネルの走査に同期して変化させることが有効である。

- ・一画面を表示する為のm回の走査のそれぞれで液晶の透過光強度に差を設ける事により一画面を表示する為の走査回数で出し得る最大の階調数2<sup>m</sup>を表示する事が可能である。

#### 【0115】

【発明の効果】液晶に自発分極を有する液晶を使用し、スイッチング素子を液晶の応答時間より短い時間だけ通電して液晶を充電し、充電した電界により液晶分子を駆動することにより、走査速度が高速化されて1画面を複数のフィールドを組合わせて形成することができるので、フィールドの組合せによって複数階調の画面を得ることができる。

#### 【図面の簡単な説明】

【図1】単純マトリックス駆動した場合の、データライン、スキヤンラインに印加される電界と液晶セルの各端子に印加される電界を示した説明図である。

【図2】TFT素子を有するアクティブラマトリックス液晶表示装置の特性を示す波形図である。

【図3】2端子素子の素子特性図である。

【図4】2端子素子を有するアクティブラマトリックス液晶表示装置の特性を示す波形図である。

【図5】この発明において、マトリックス駆動した場合のデータライン、スキヤンラインに印加される電界と、その時液晶に印加される電界を示した波形図である。

【図6】マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶に印加されるデータラインの比較例を示す波形図である。

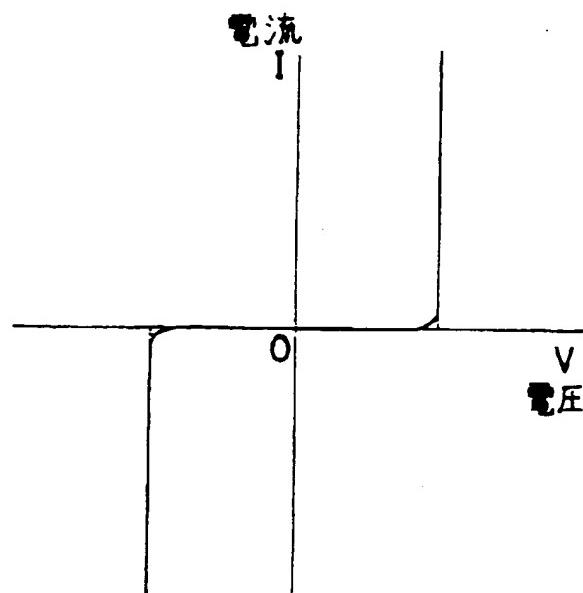
【図7】この発明において、マトリックス駆動した場合のデータライン信号、スキヤンライン信号と、その時液晶に印加される電界を示した波形図である。

【図8】マトリックス駆動した場合のデータライン信

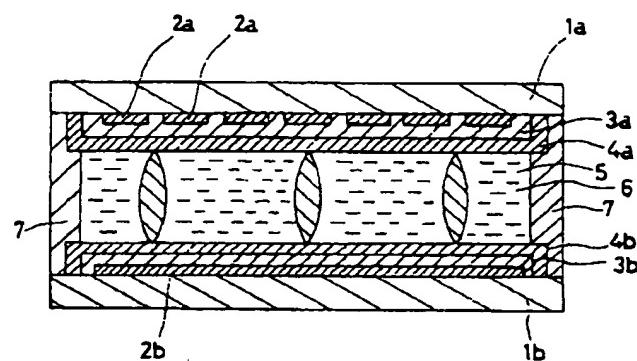
(18)

特開平5-188884

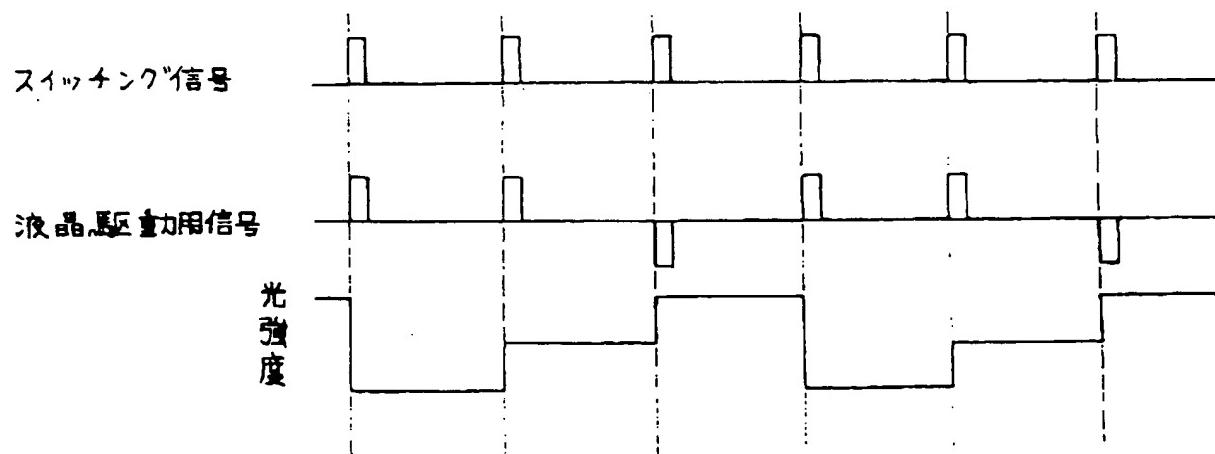
【図3】



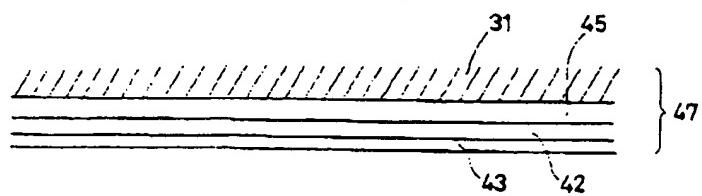
【図27】



【図13】



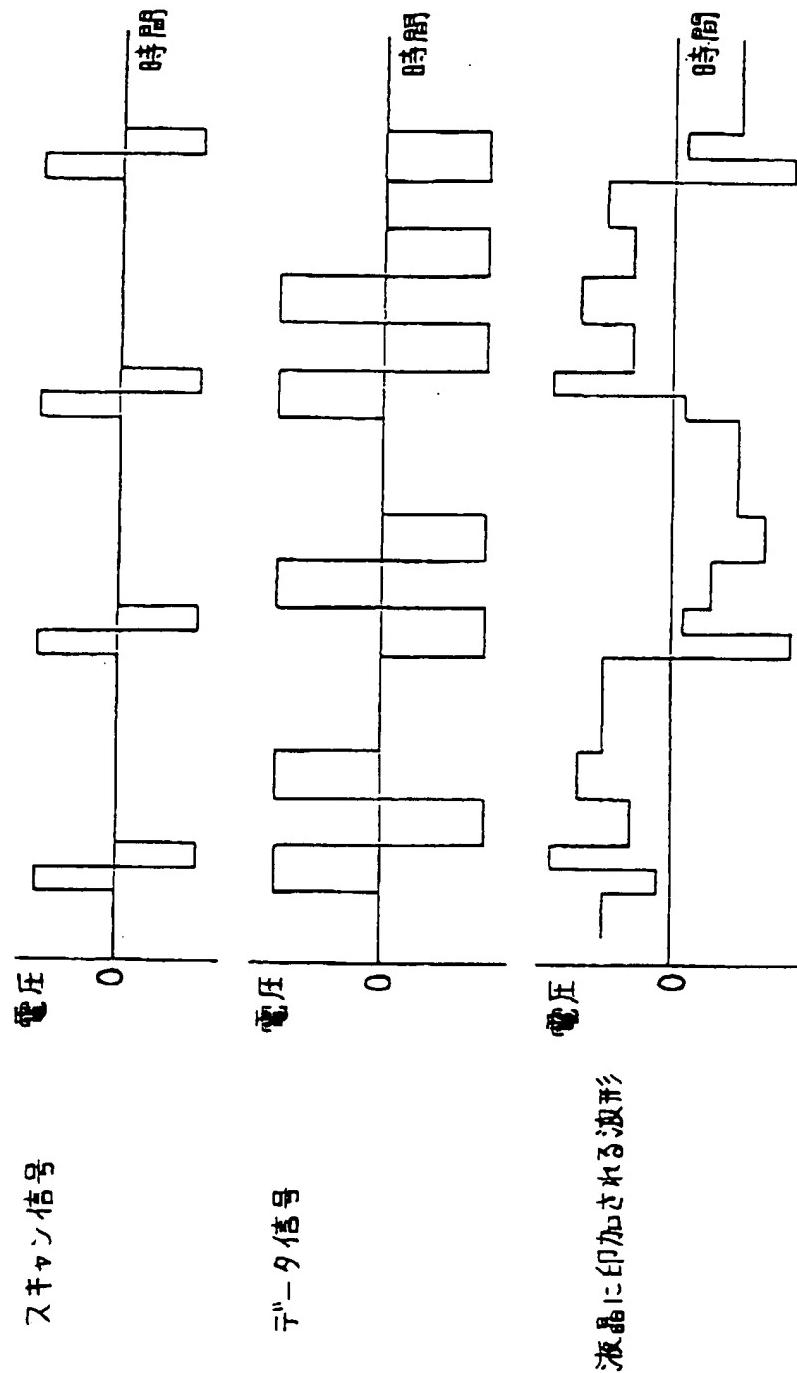
【図55】



(19)

特開平5-188884

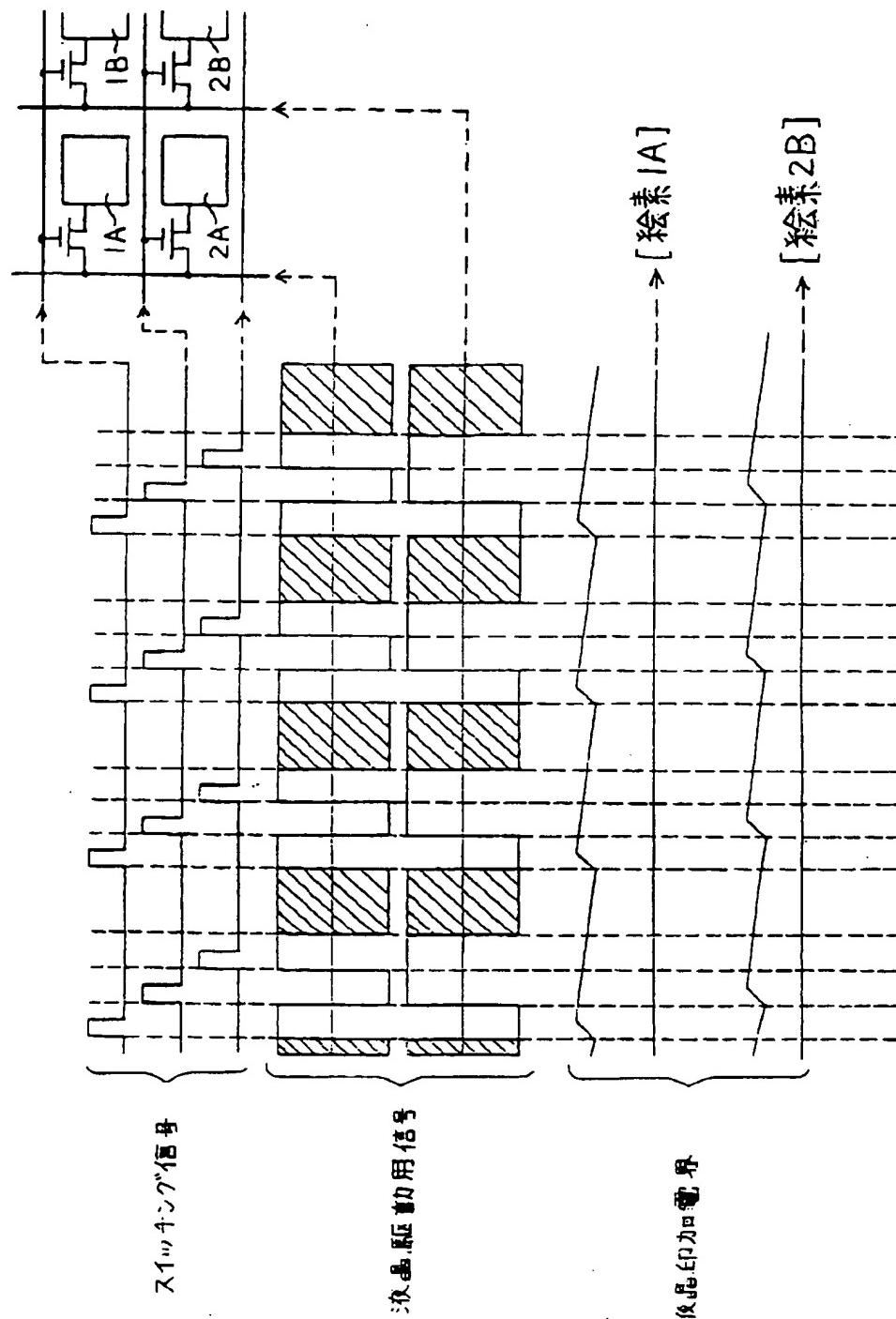
【図4】



(20)

特開平5-188884

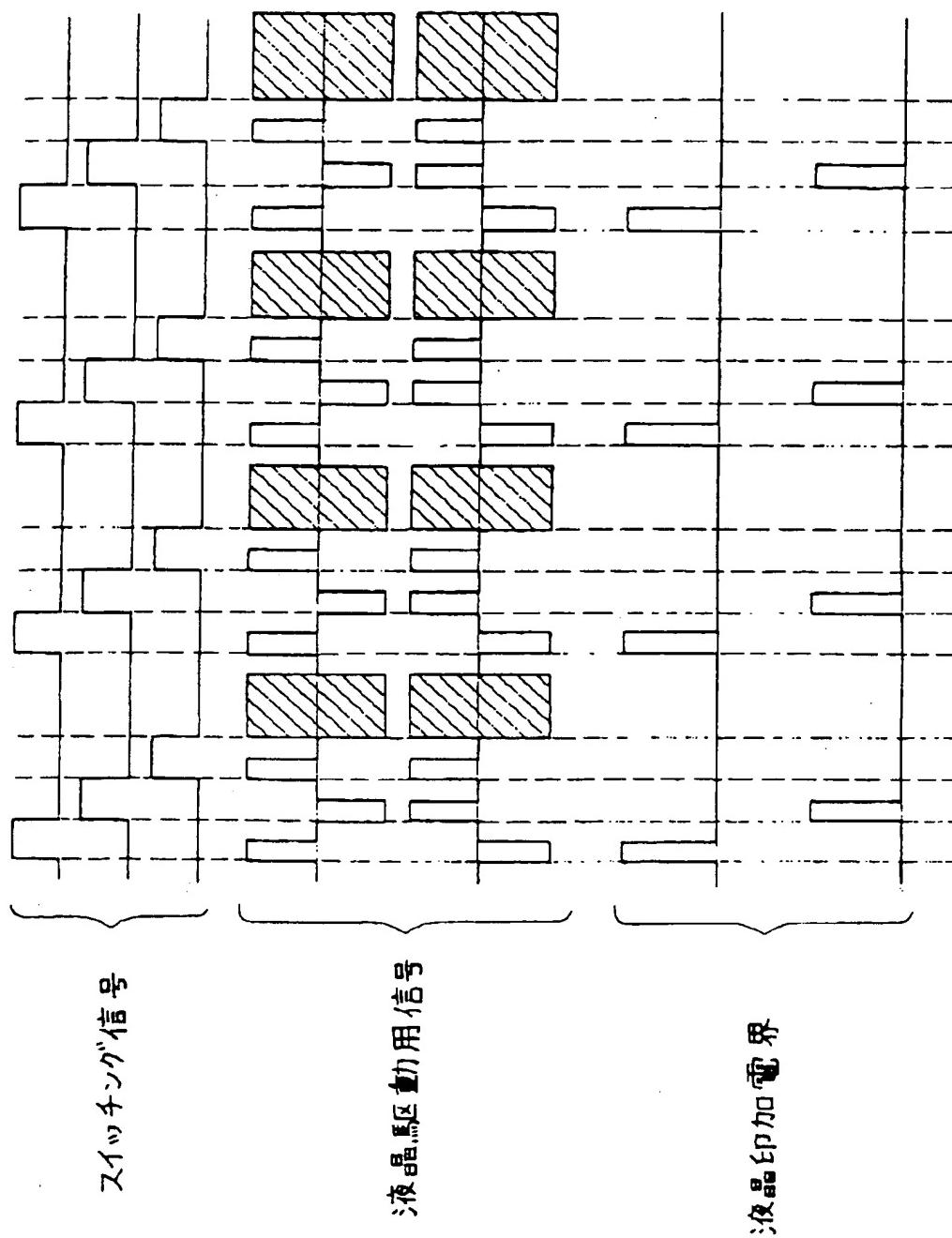
[図5]



(21)

特開平5-188884

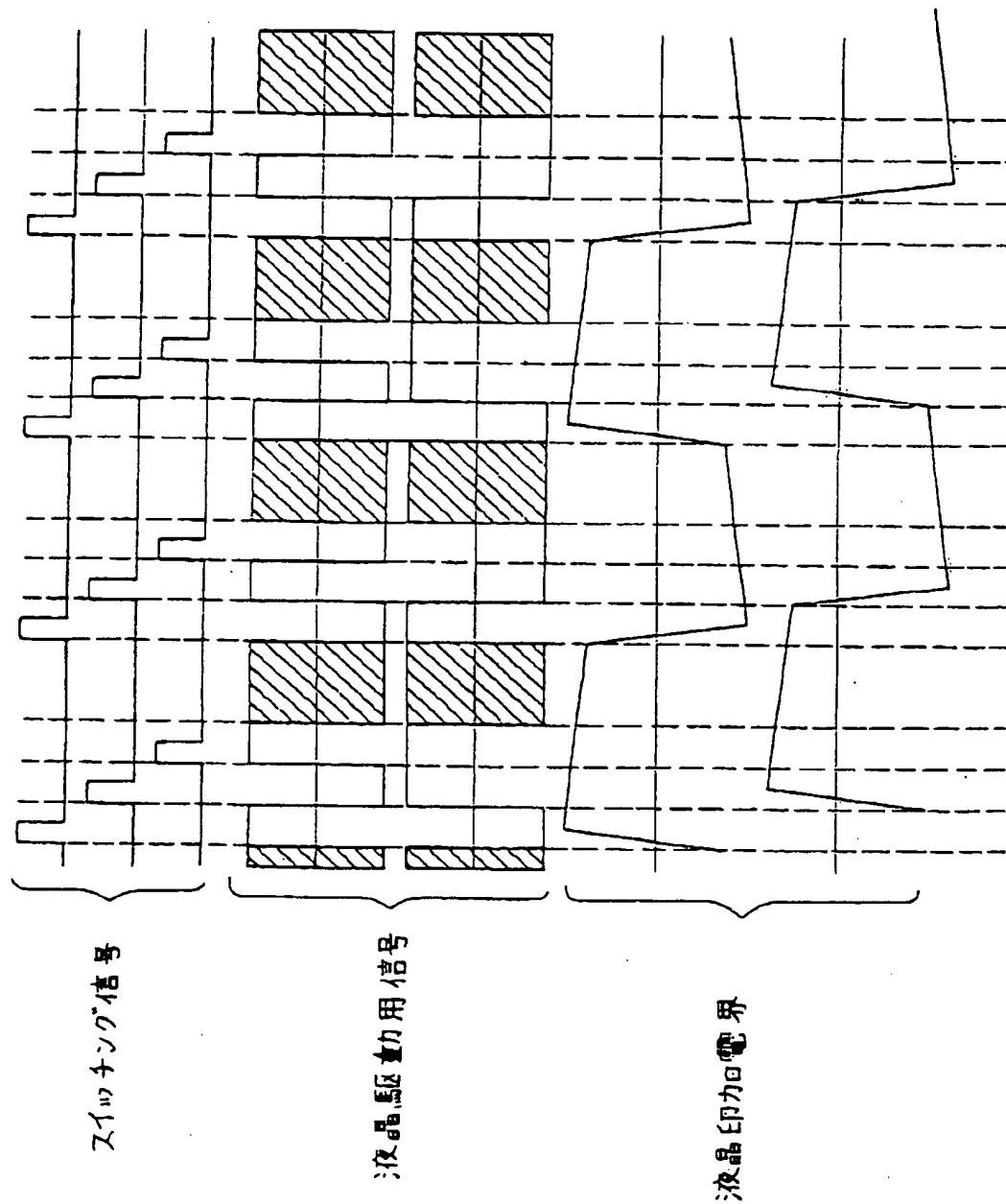
【図6】



(22)

特開平5-188884

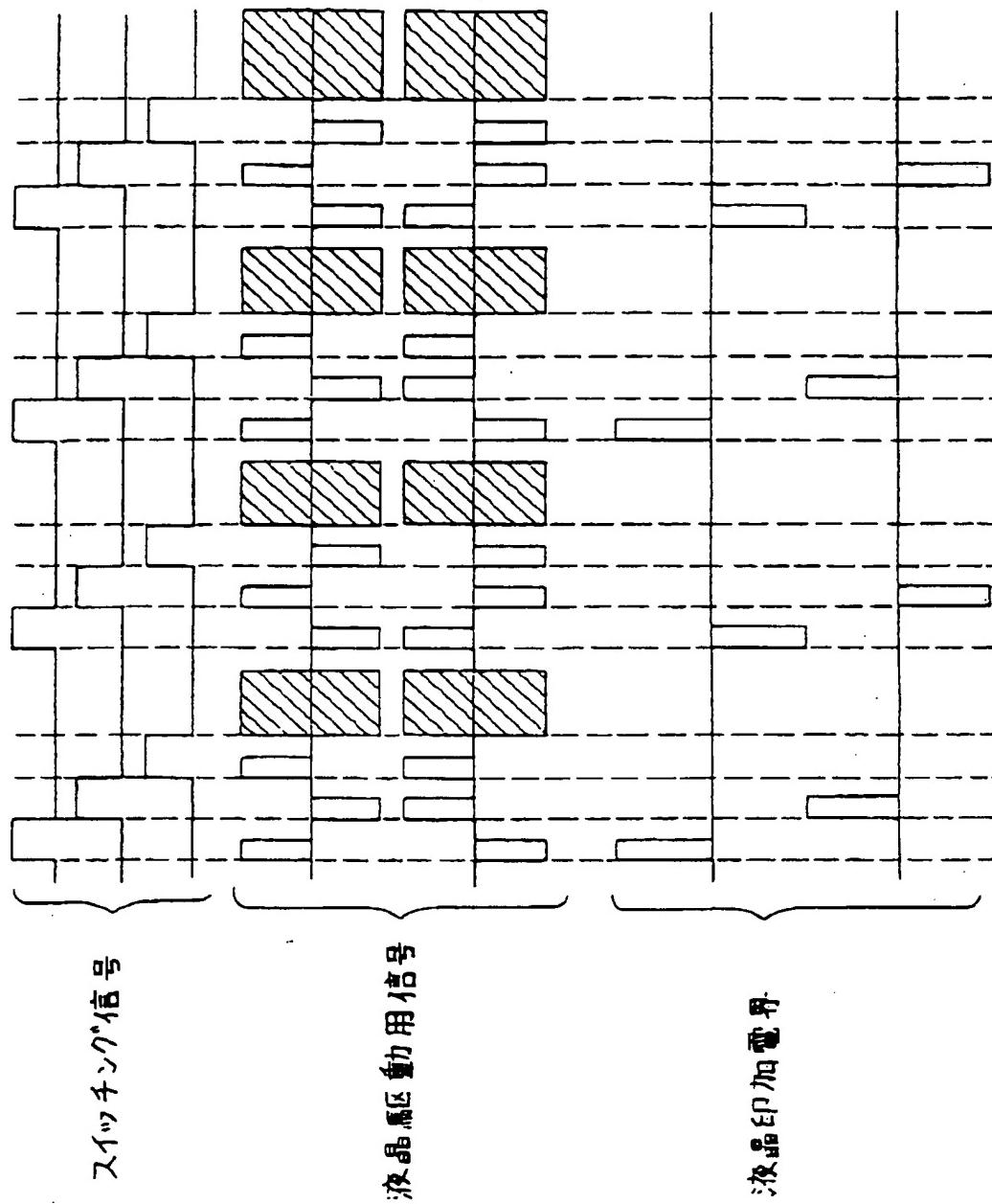
【図7】



(23)

特開平5-188884

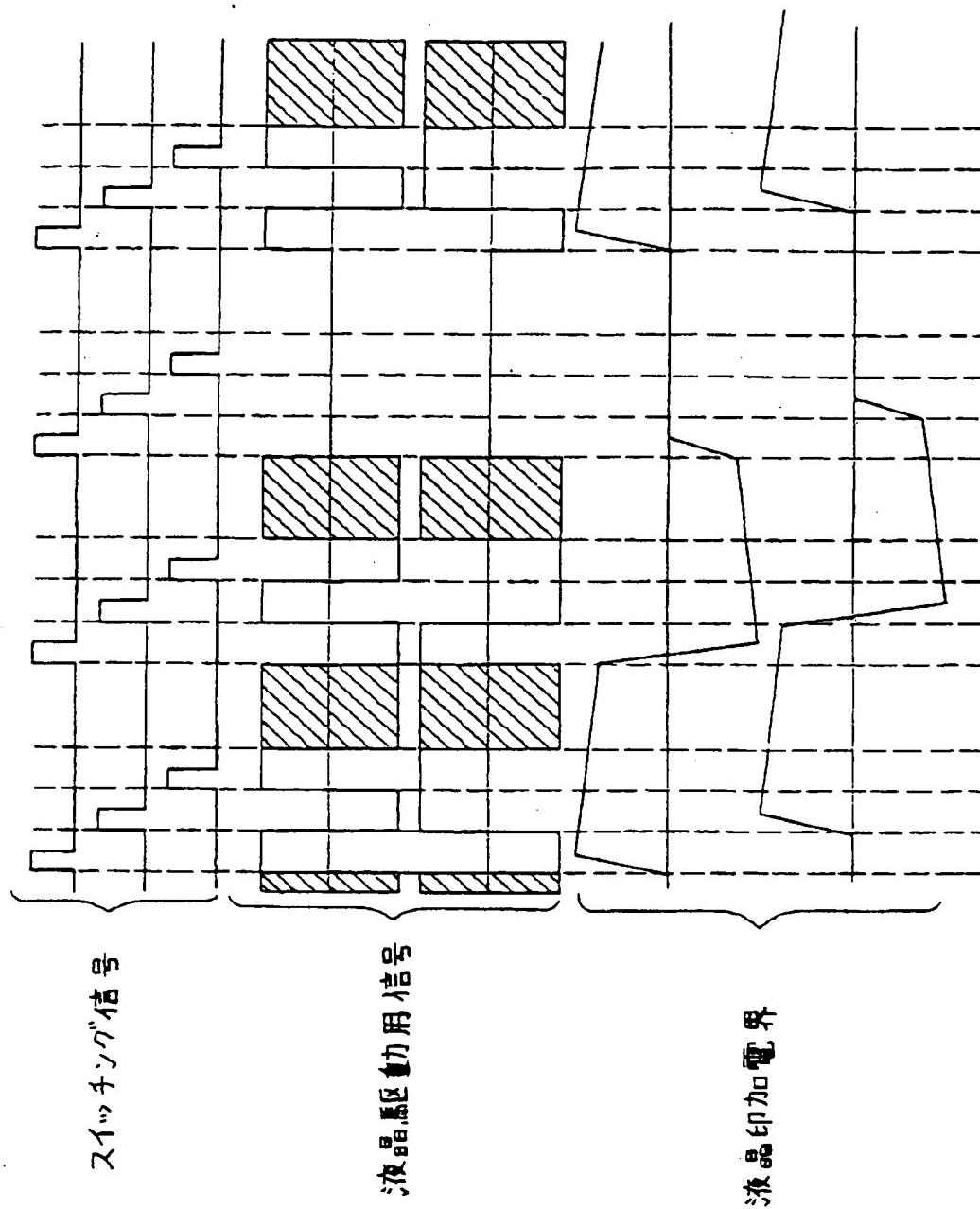
【図8】



(24)

特開平5-188884

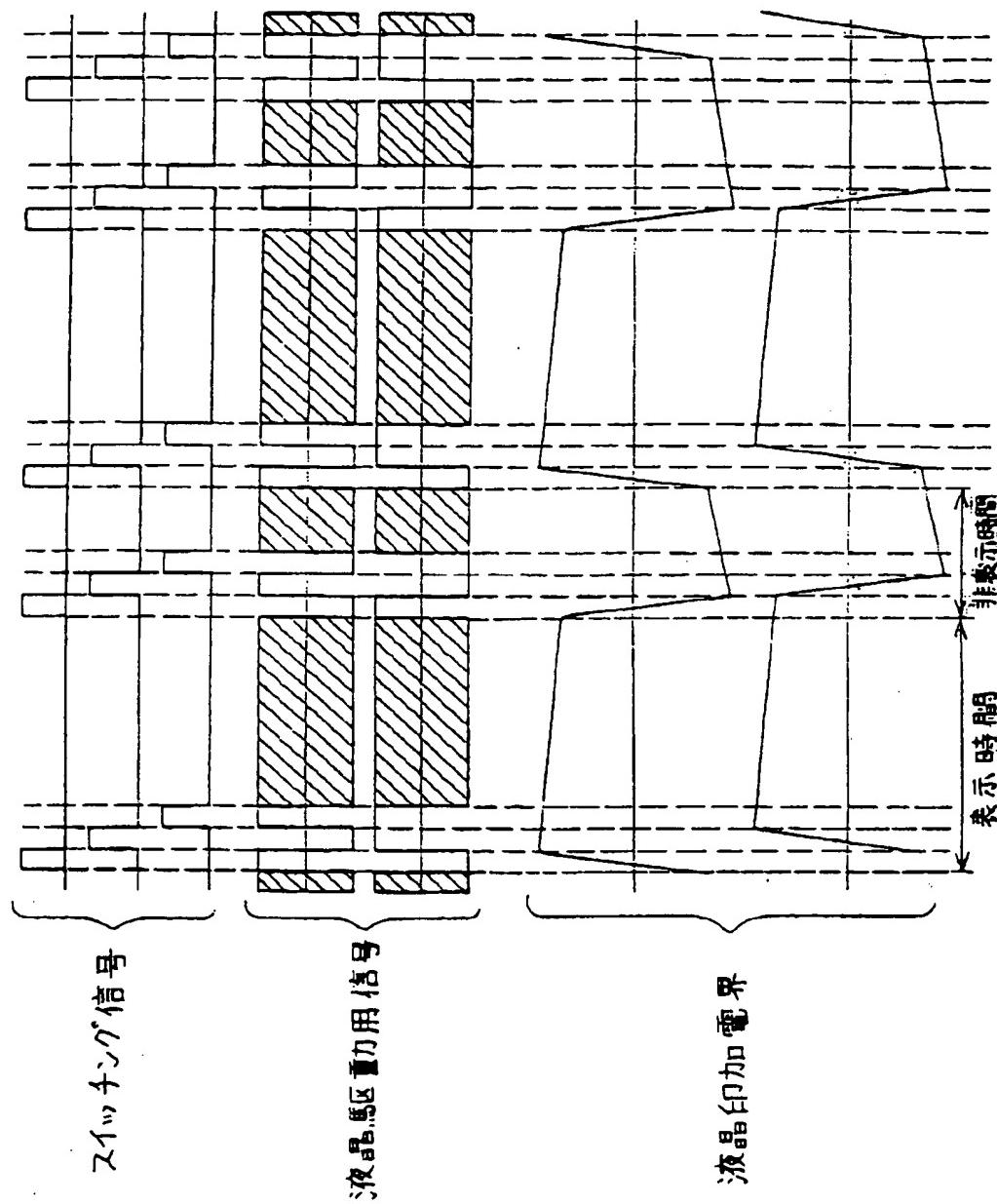
【図9】



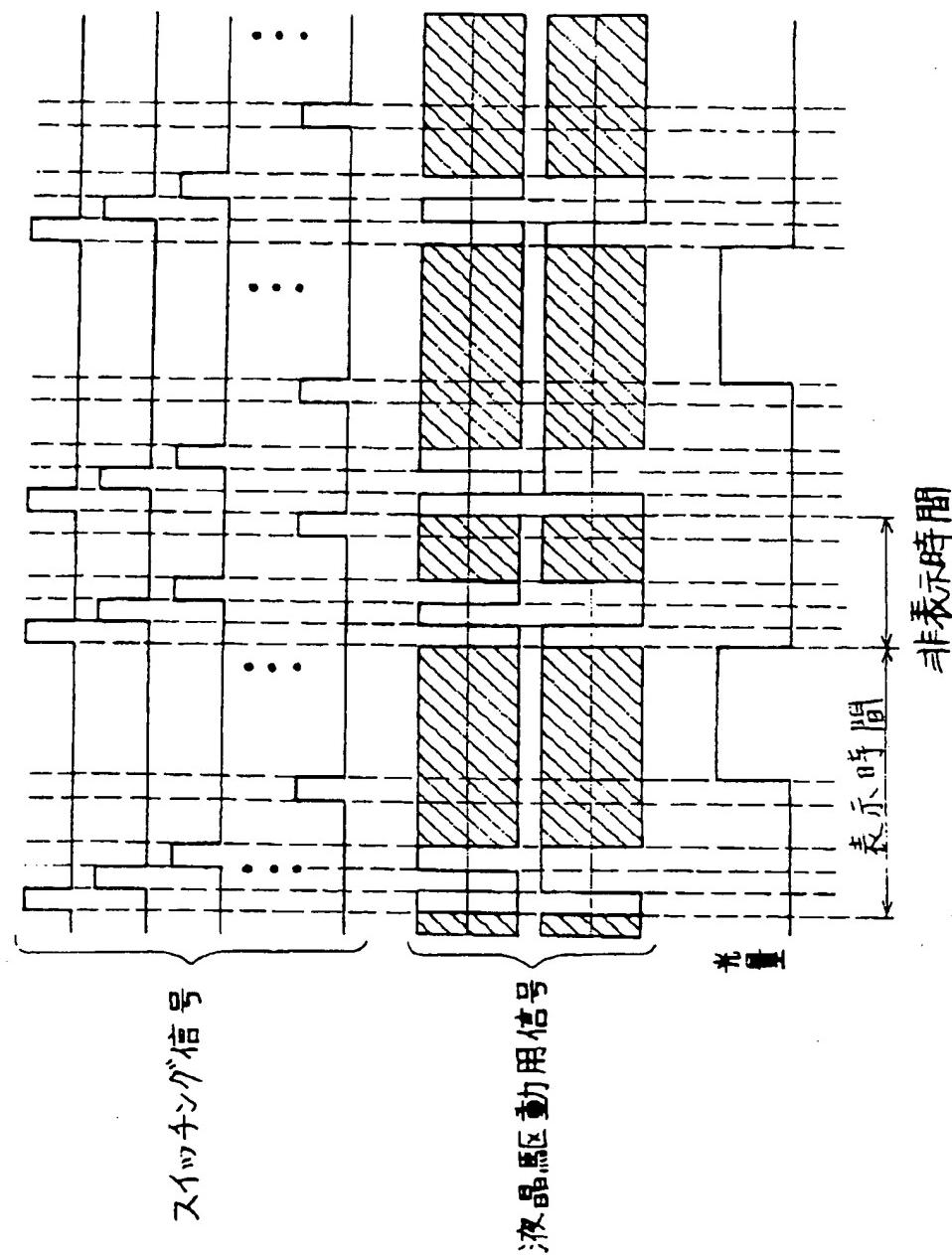
(25)

特開平5-188884

【図10】



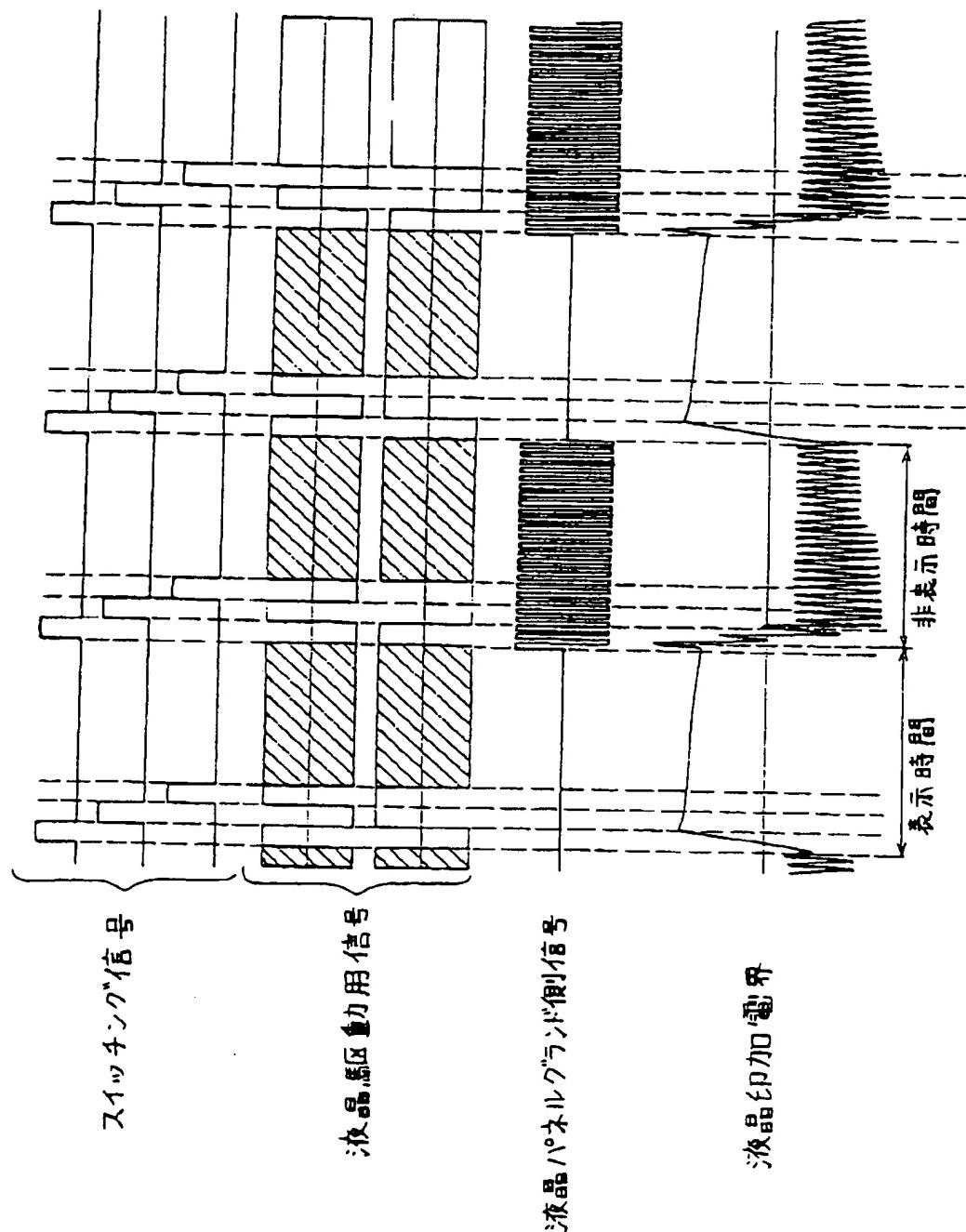
【図11】



(27)

特開平5-188884

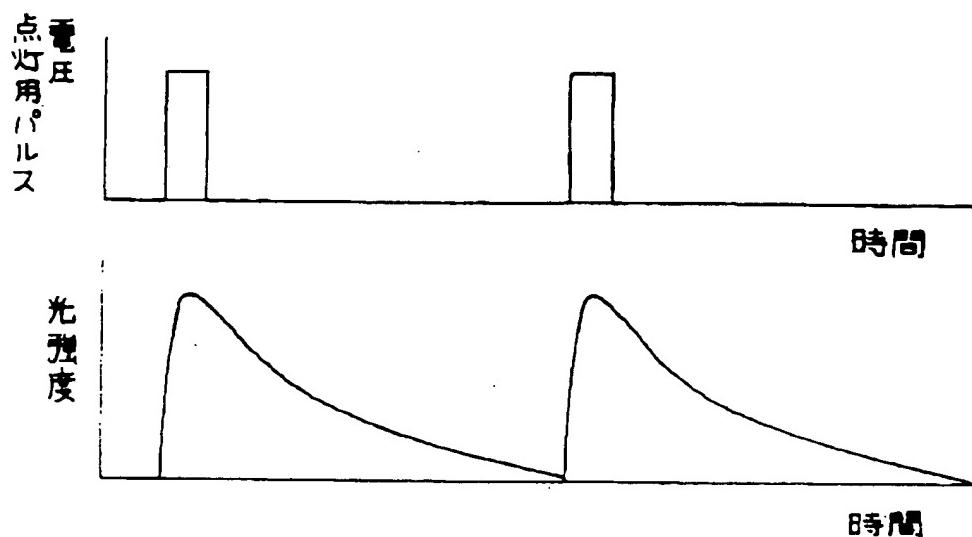
【図12】



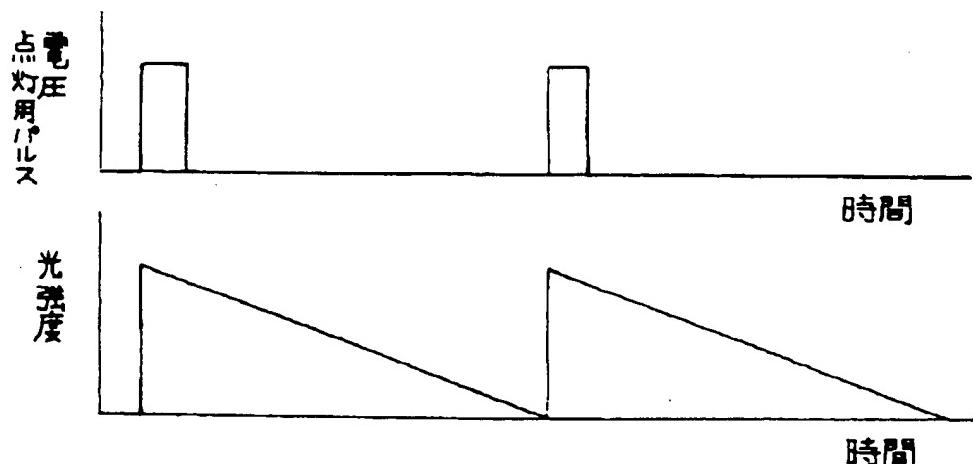
(28)

特開平5-188884

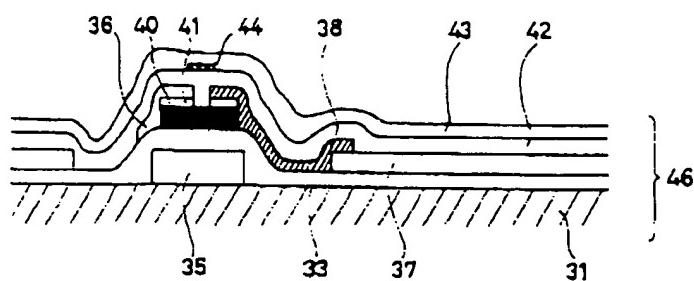
【図14】



【図16】



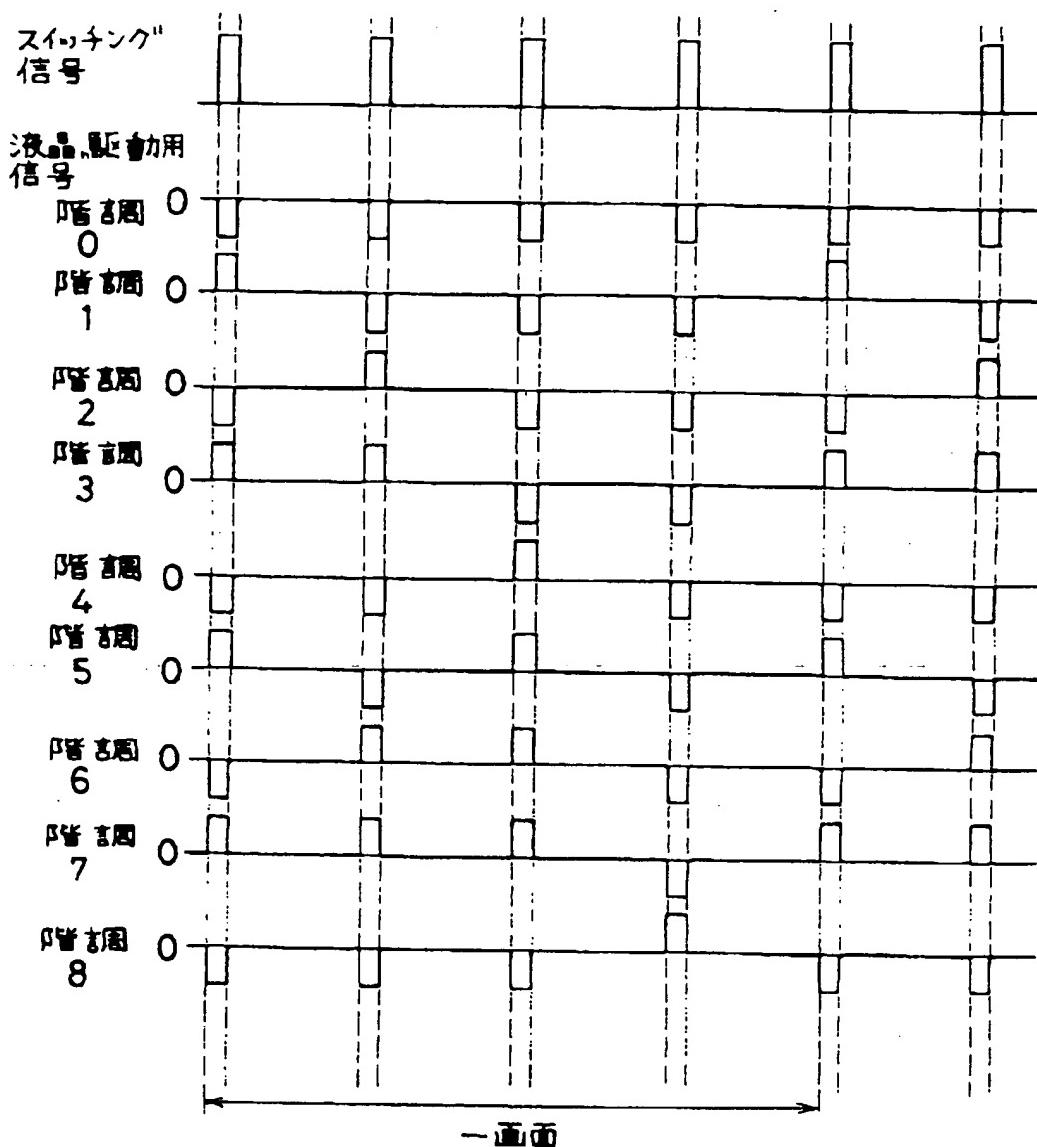
【図56】



(29)

特開平5-188884

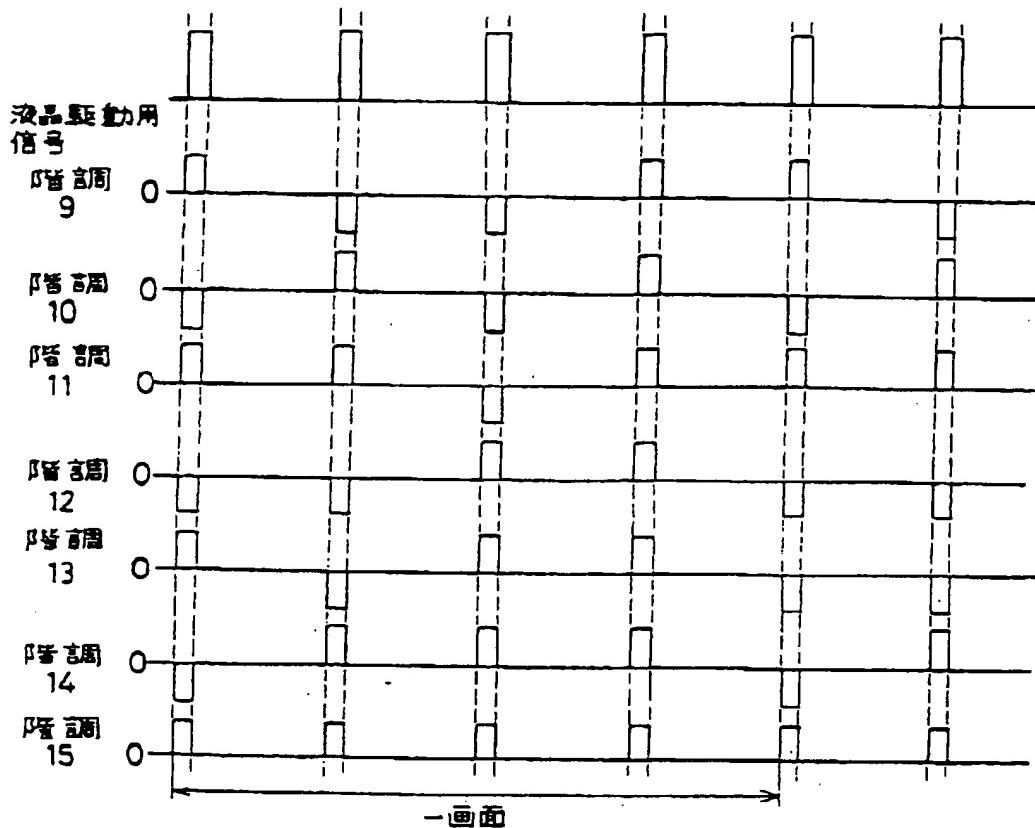
【図17】



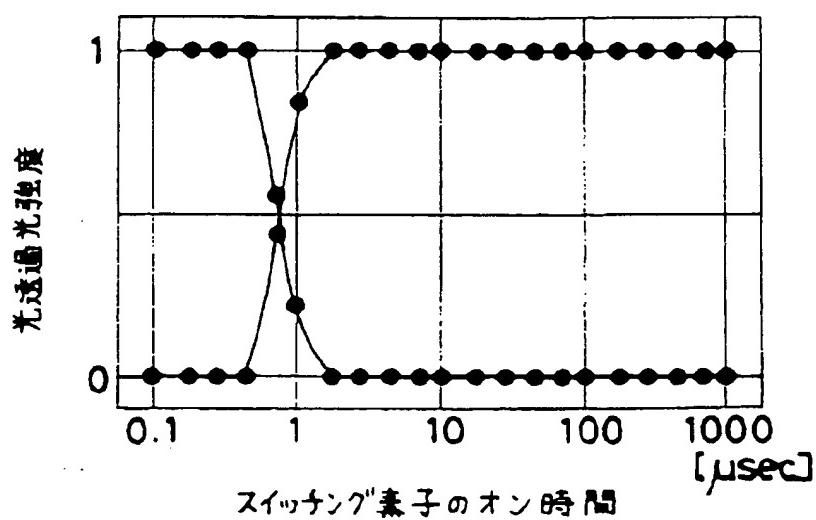
(30)

特開平5-18884

【図18】



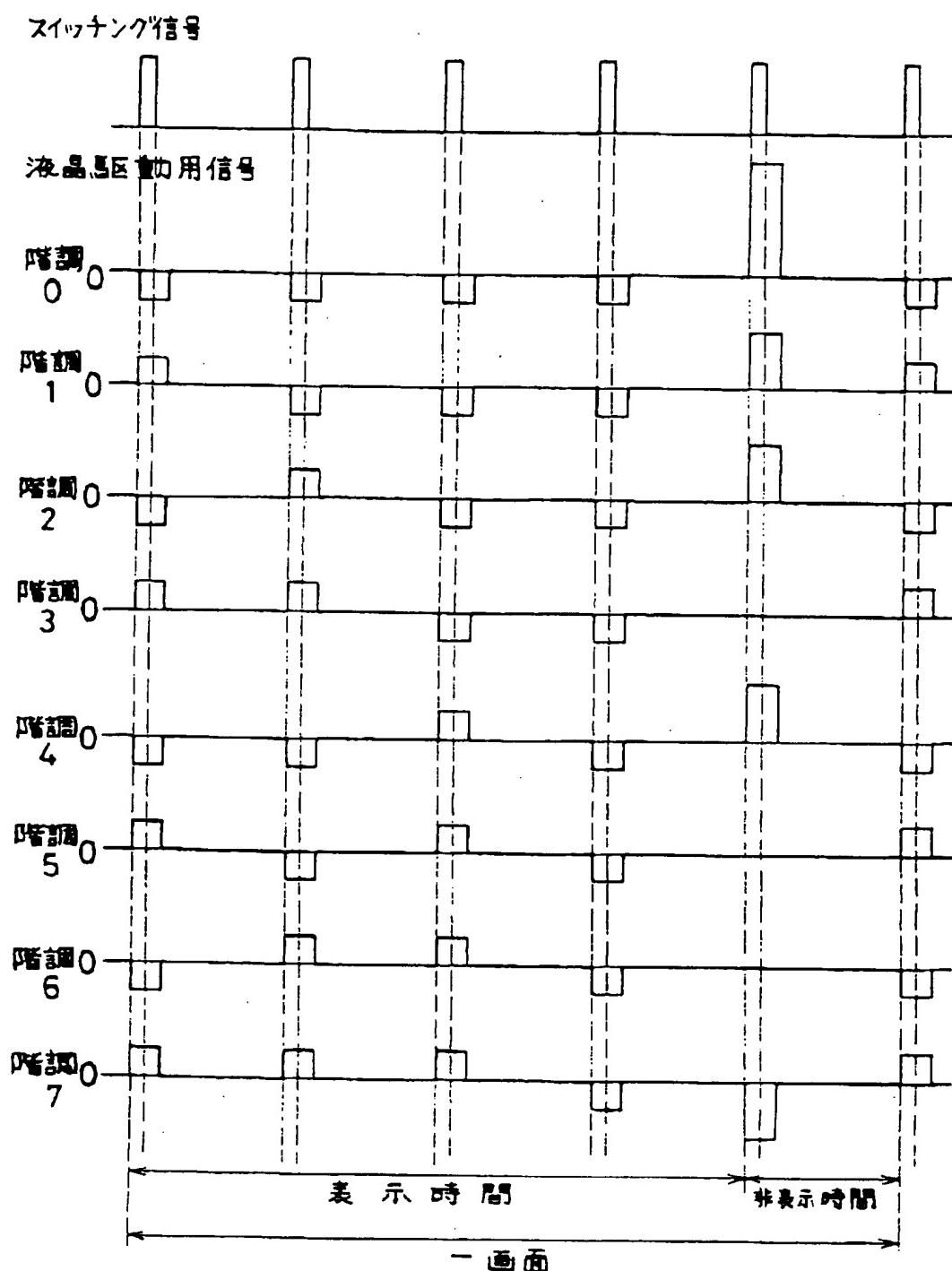
【図32】



(31)

特開平5-188884

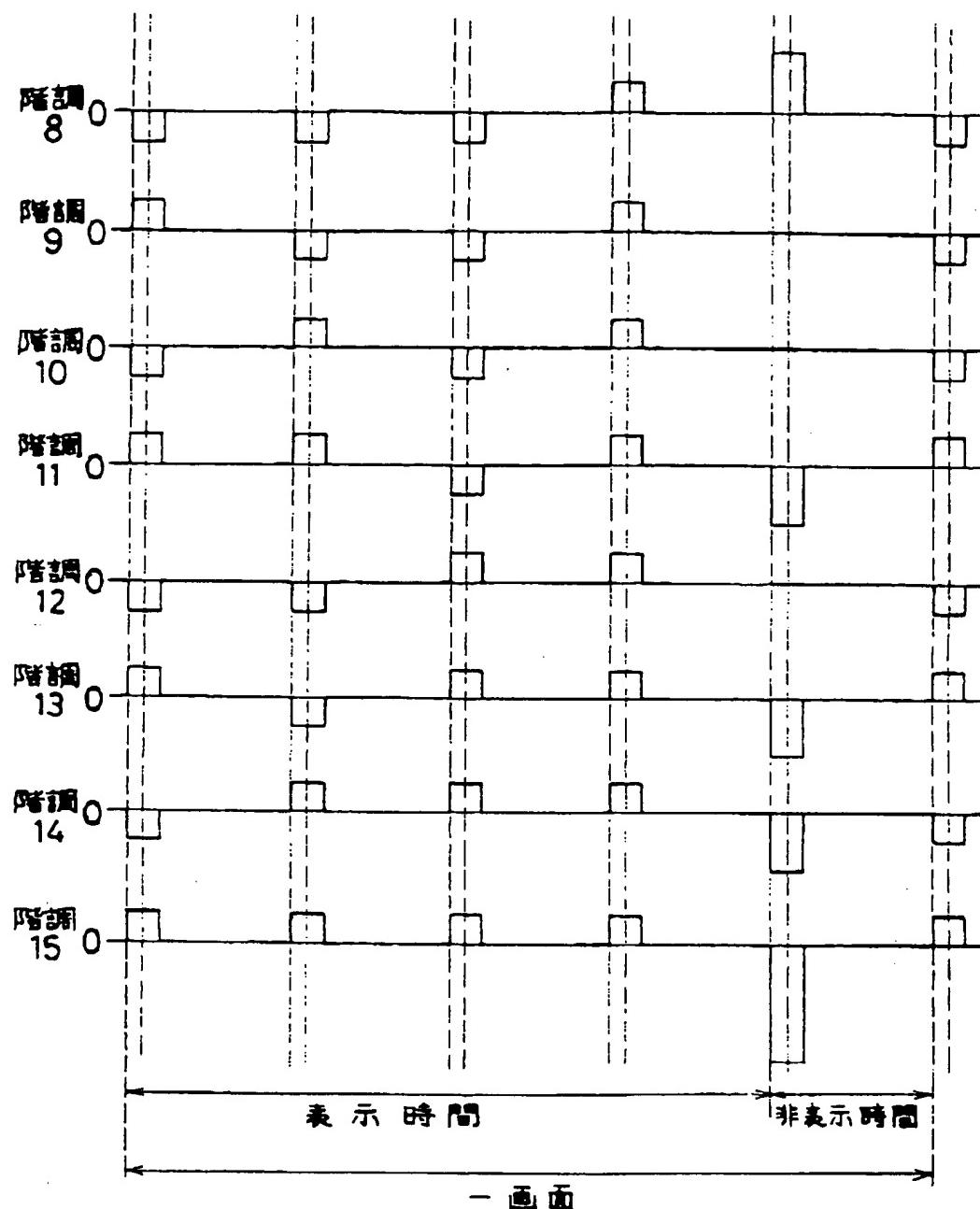
【図19】



(32)

特開平5-188884

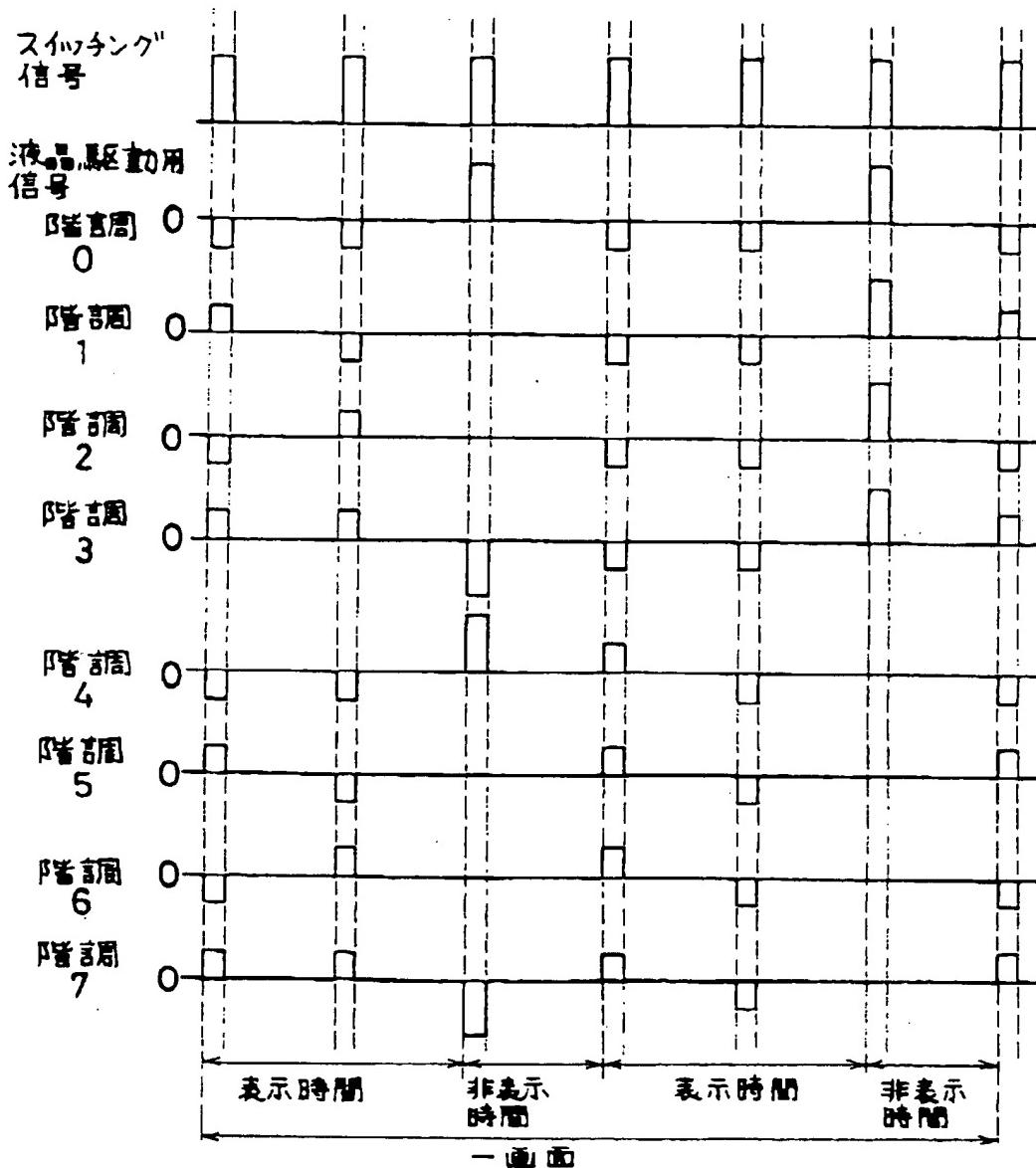
【図20】



(33)

特開平5-188884

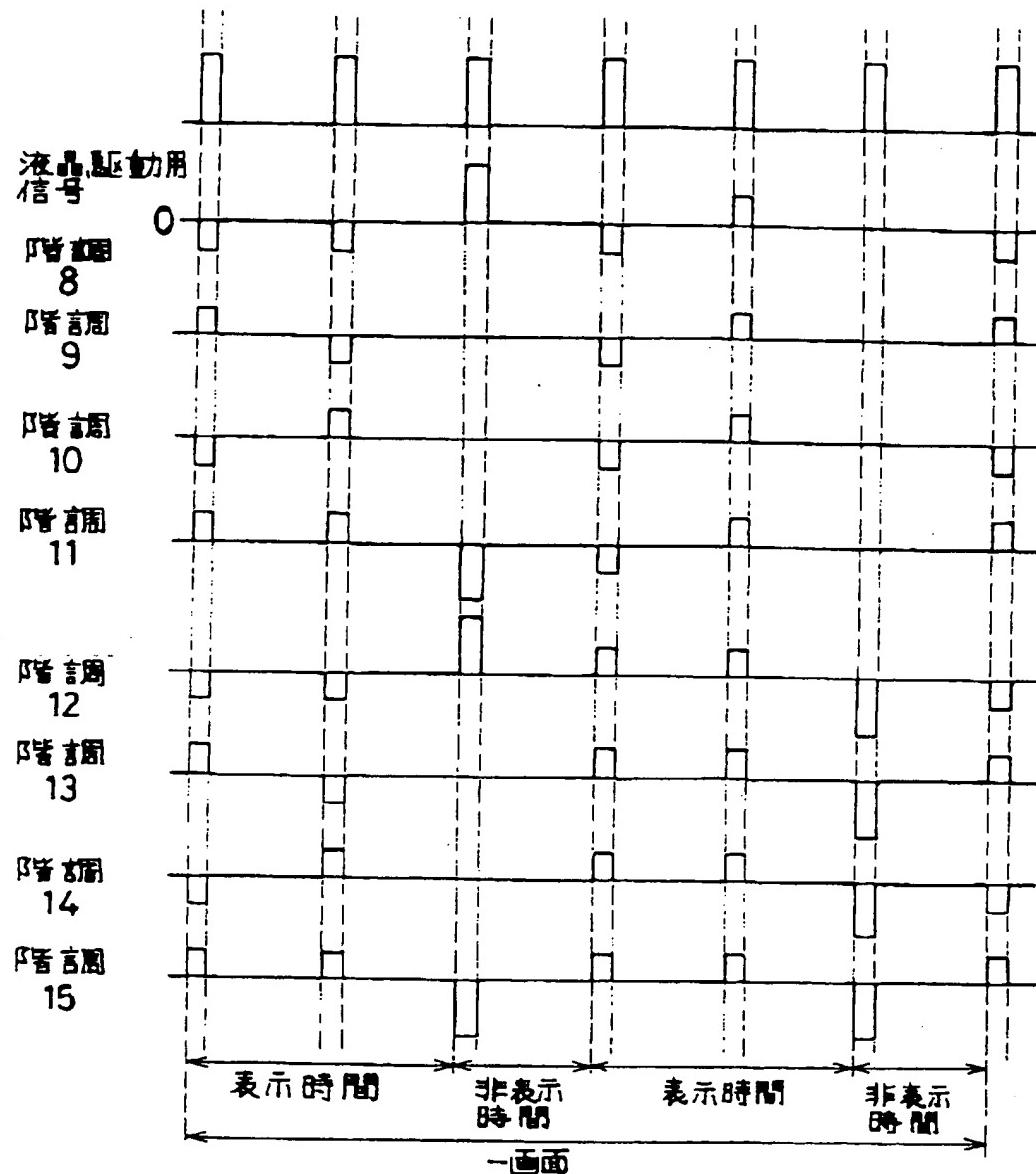
【図21】



(34)

特開平 S - 1 8 8 8 8 4

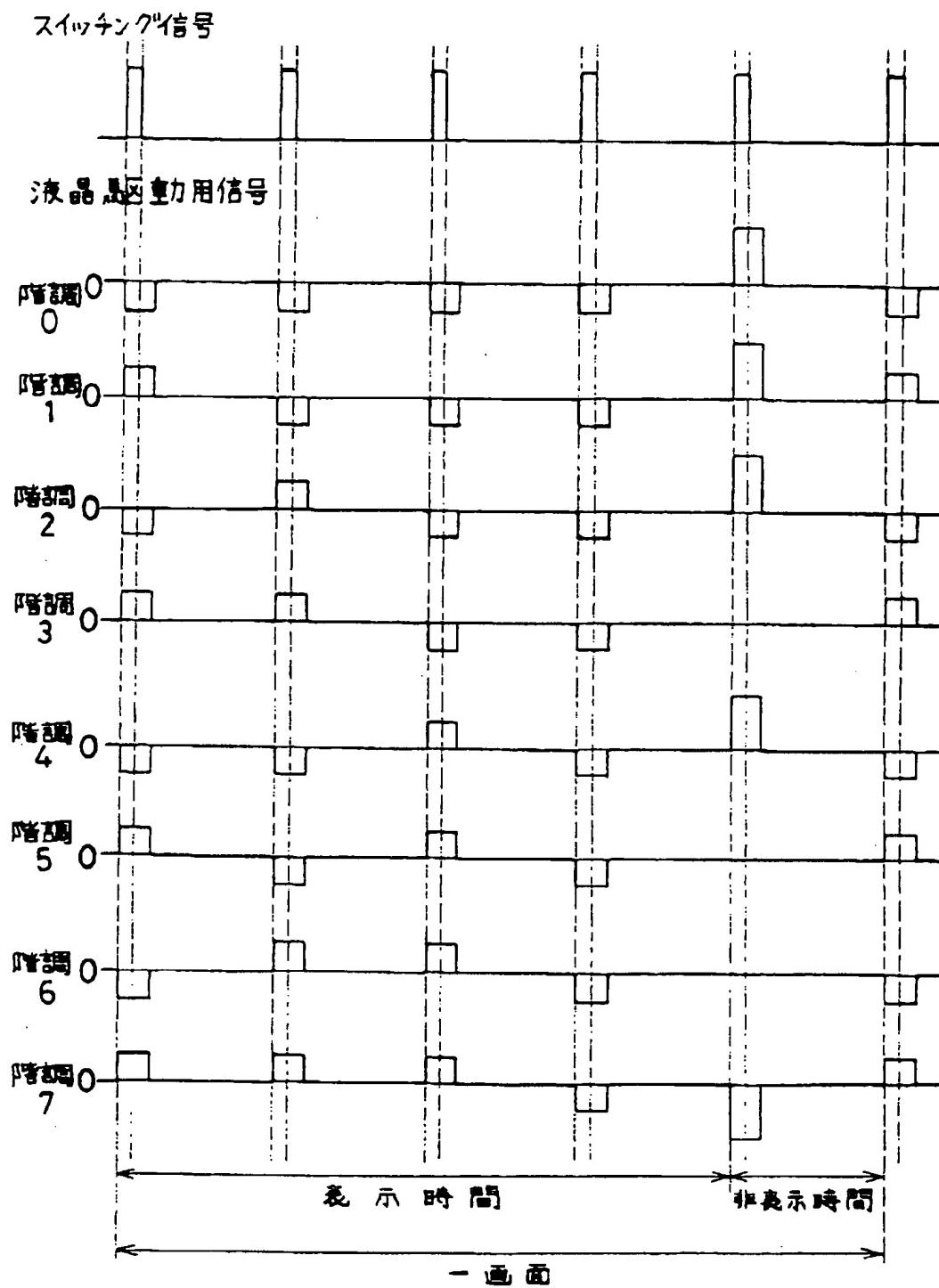
【図22】



(35)

特開平5-188884

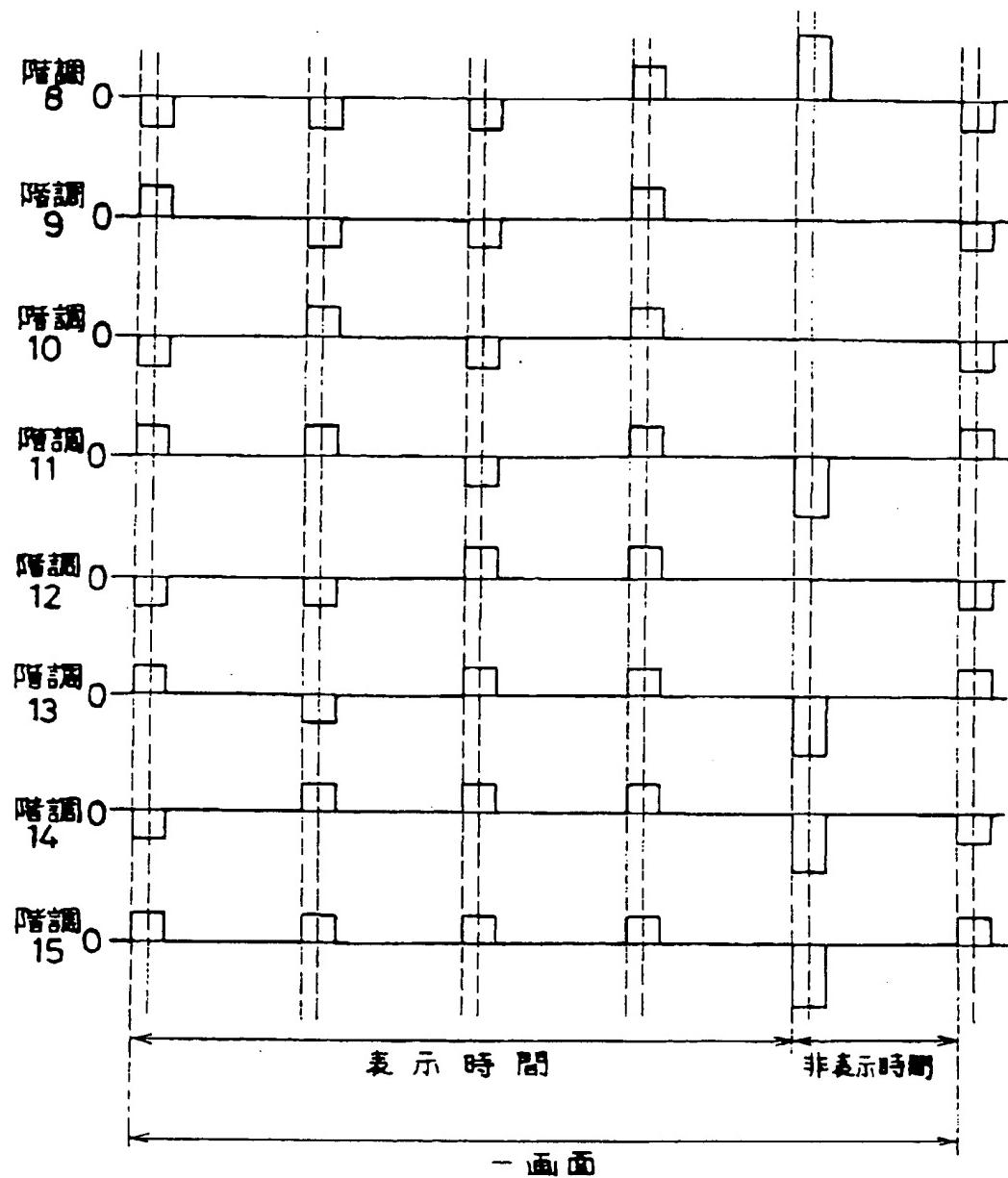
【図23】



(36)

特開平5-188884

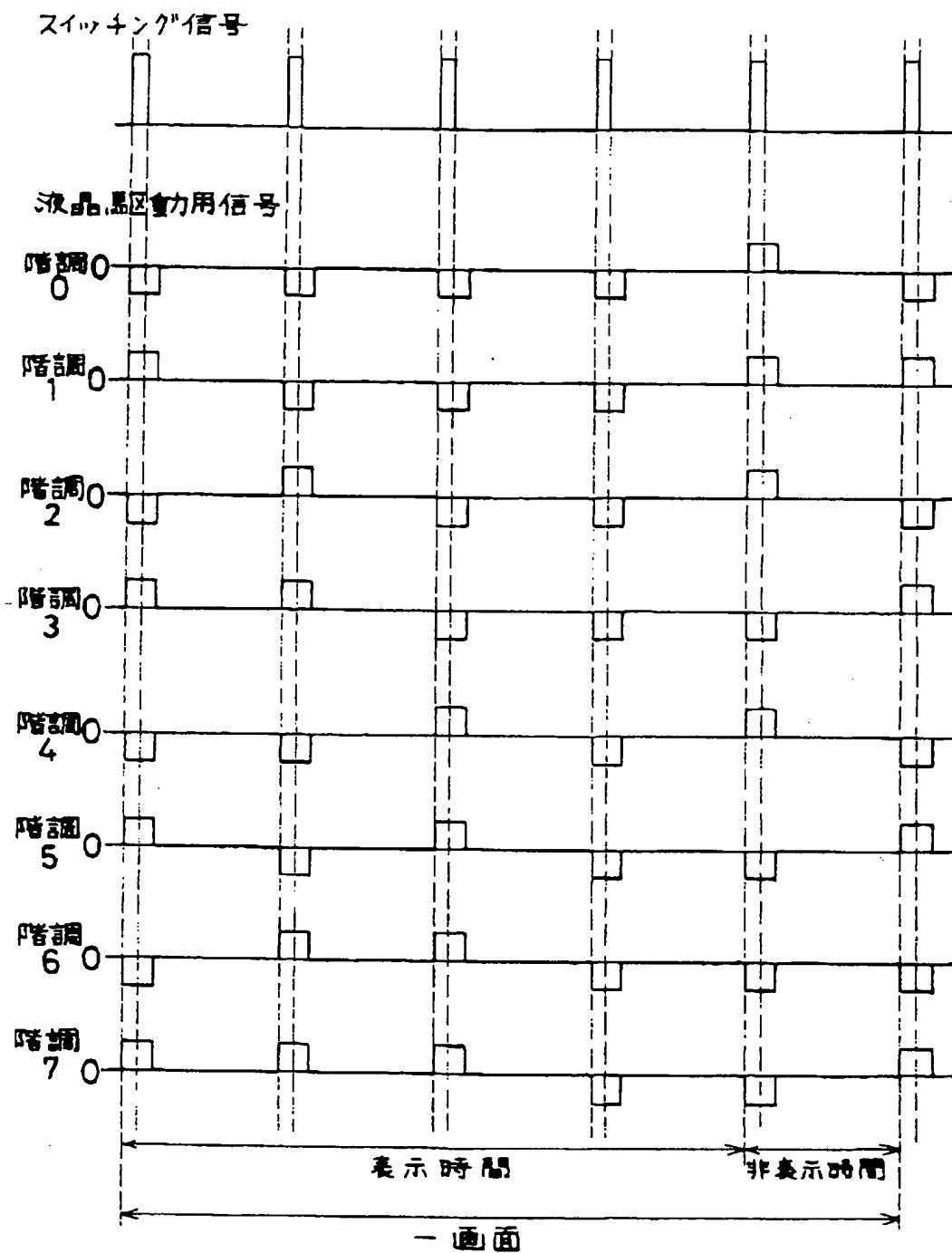
【図24】



(37)

特開平5-188884

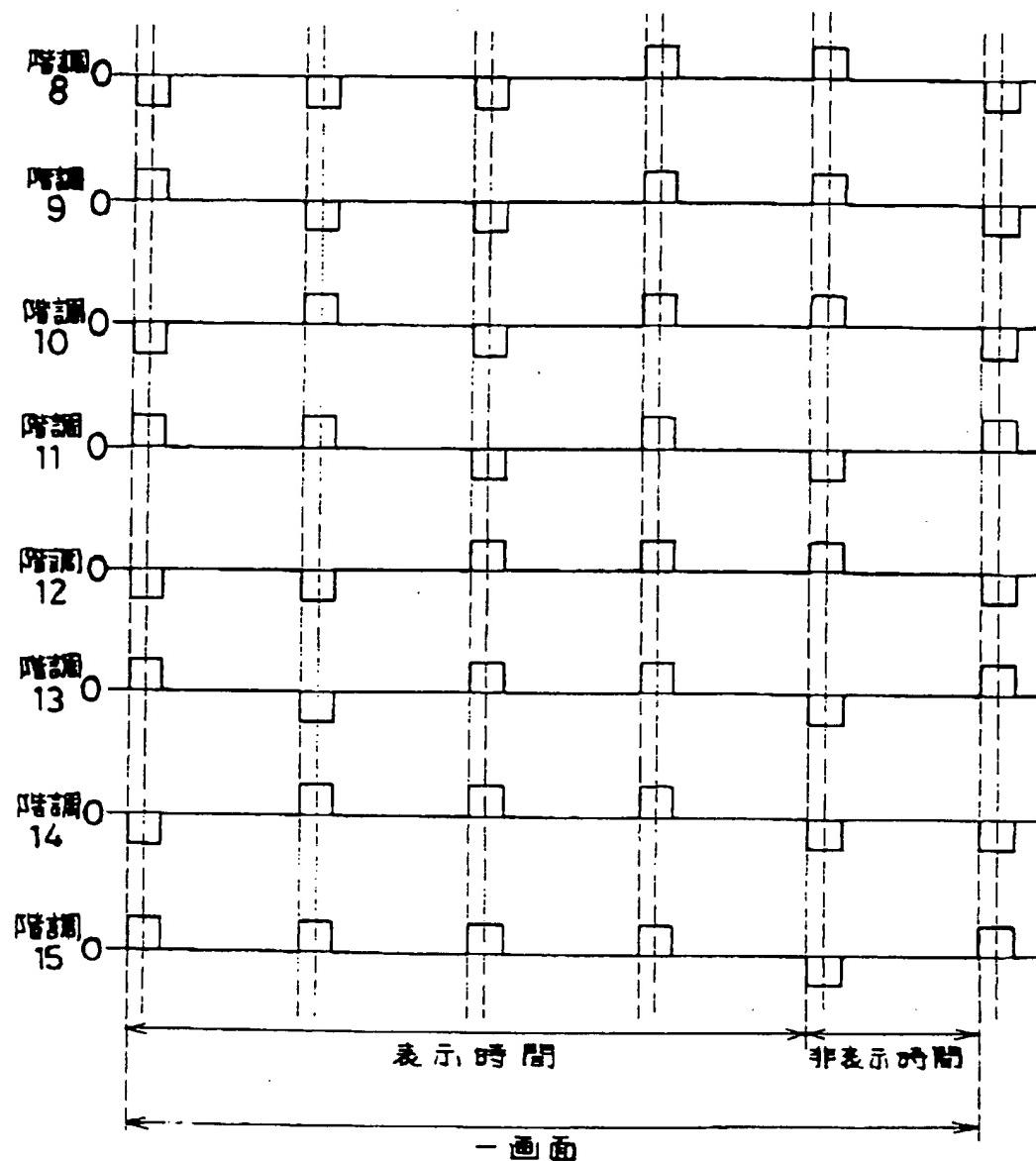
【図25】



(38)

特開平5-188884

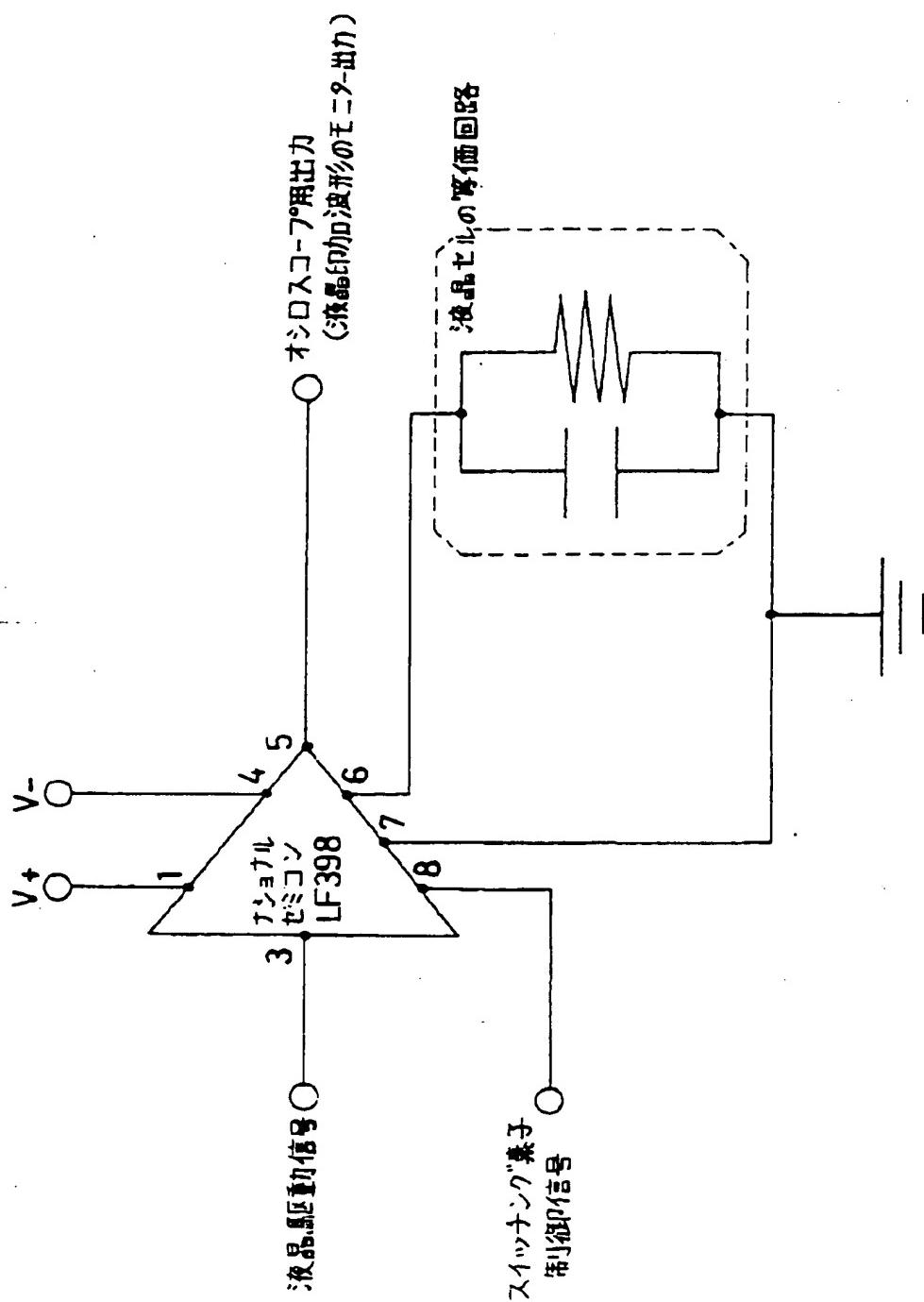
【図26】



(39)

特開平5-188884

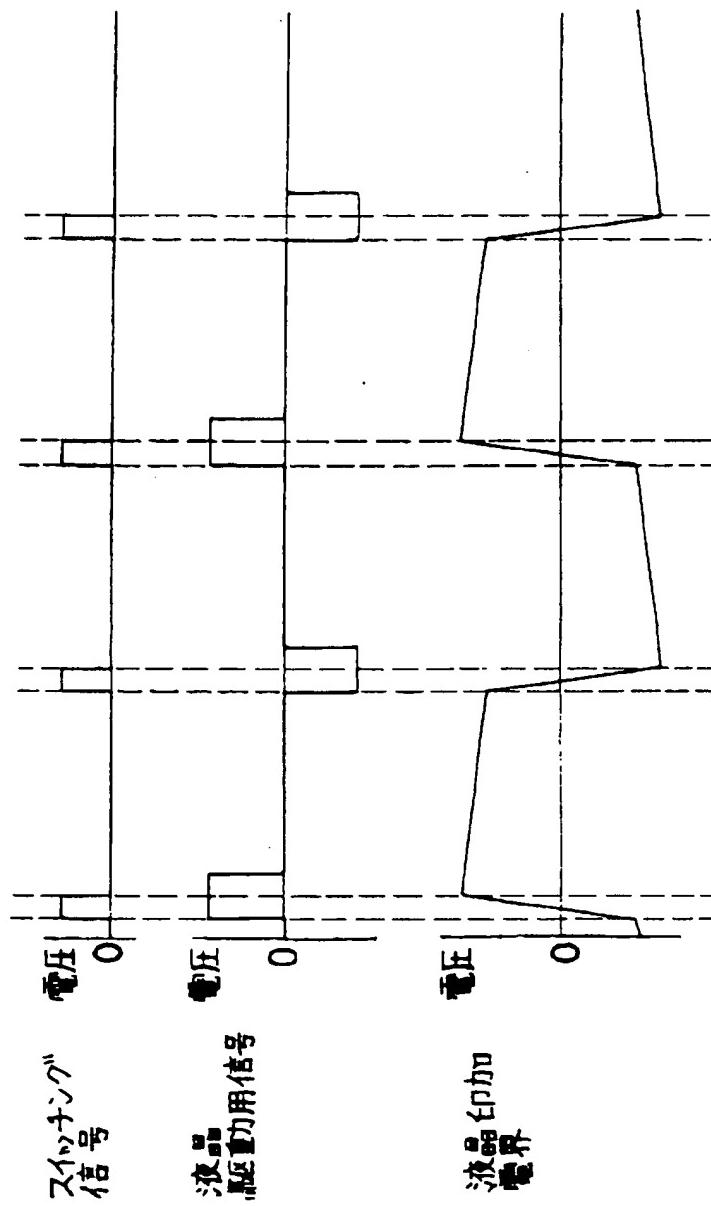
【図28】



(40)

特開平5-188884

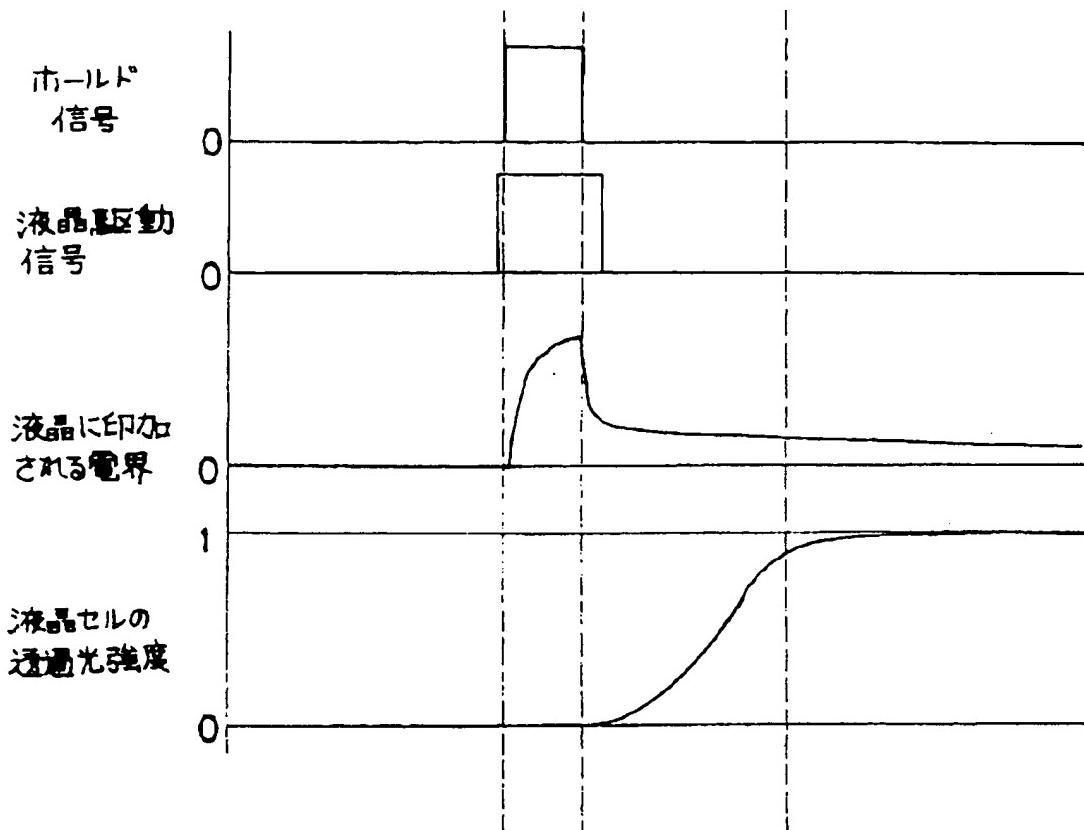
【図29】



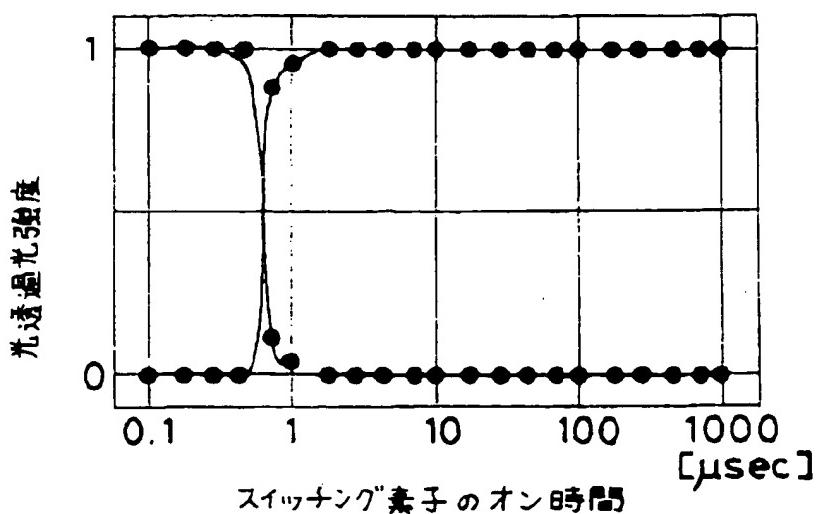
(41)

特開平5-188884

【図30】



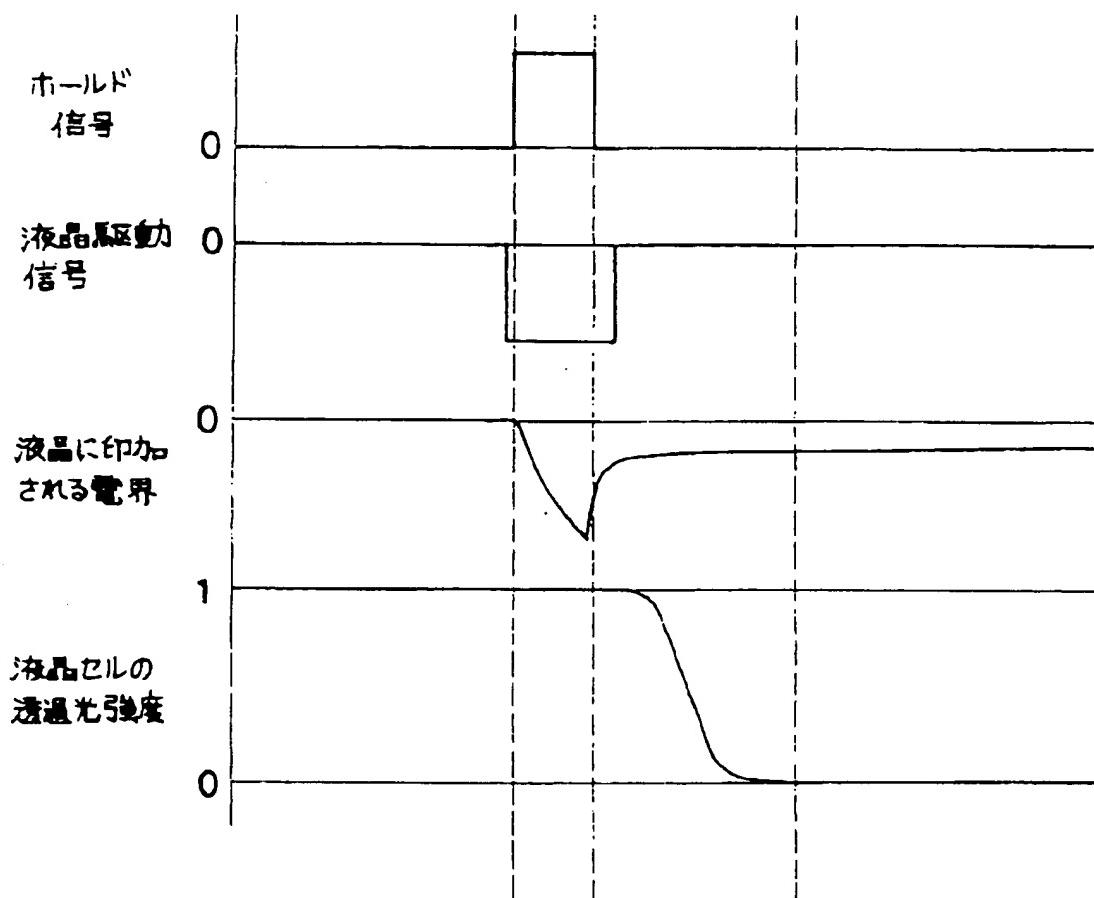
【図33】



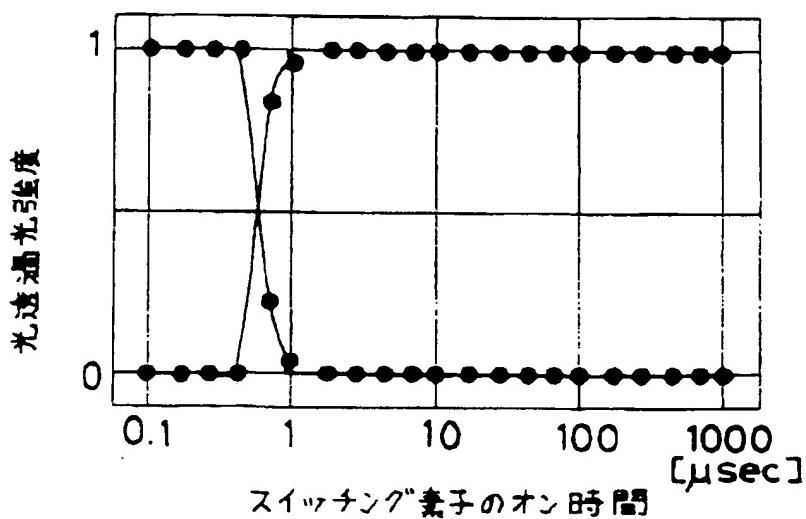
(42)

特開平5-188884

【図31】



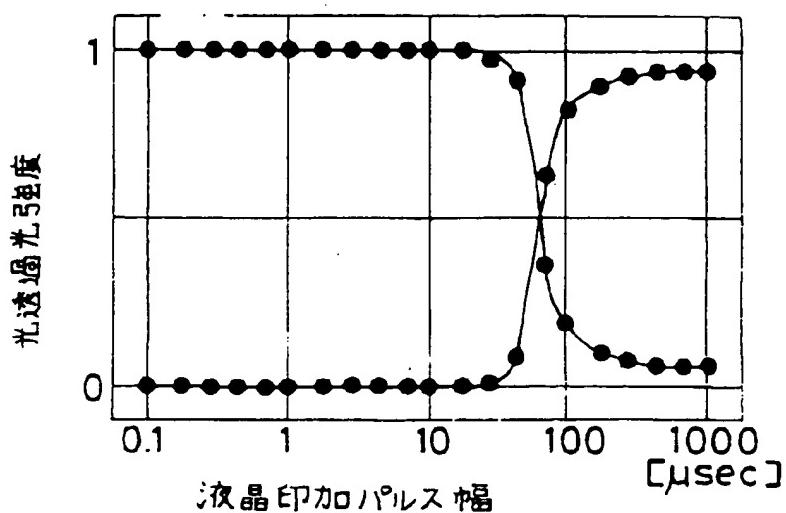
【図34】



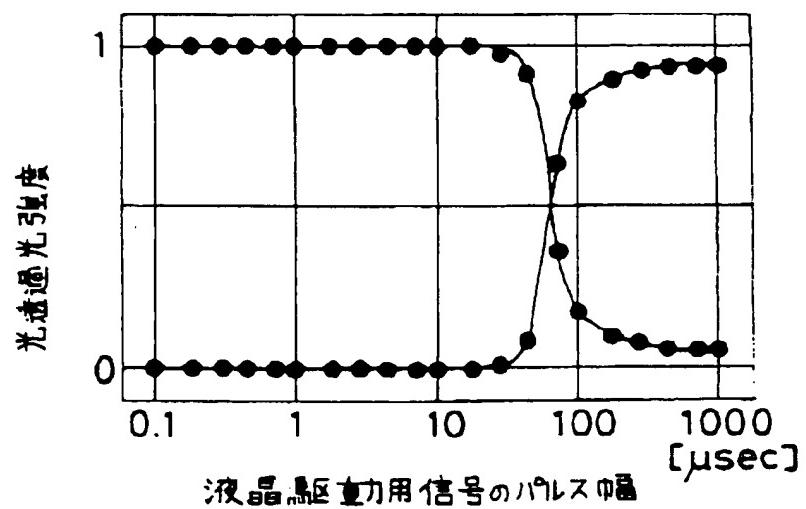
(43)

特開平 5-188884

【図36】



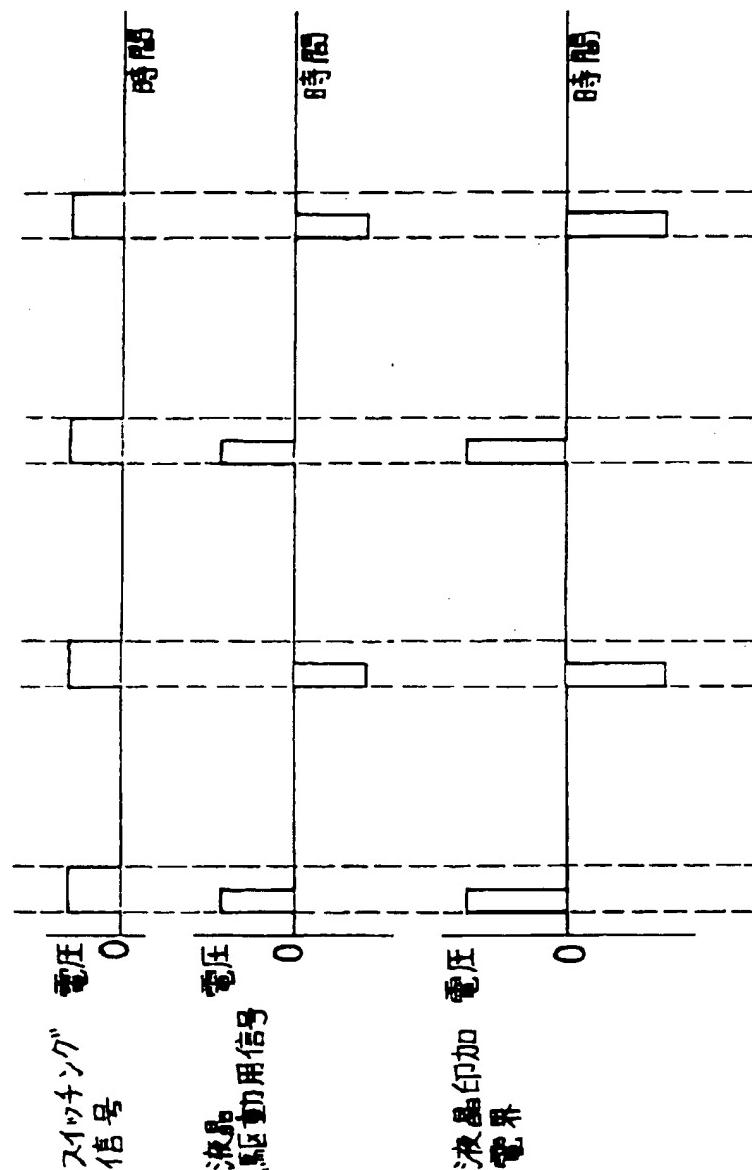
【図38】



(44)

特開平5-188884

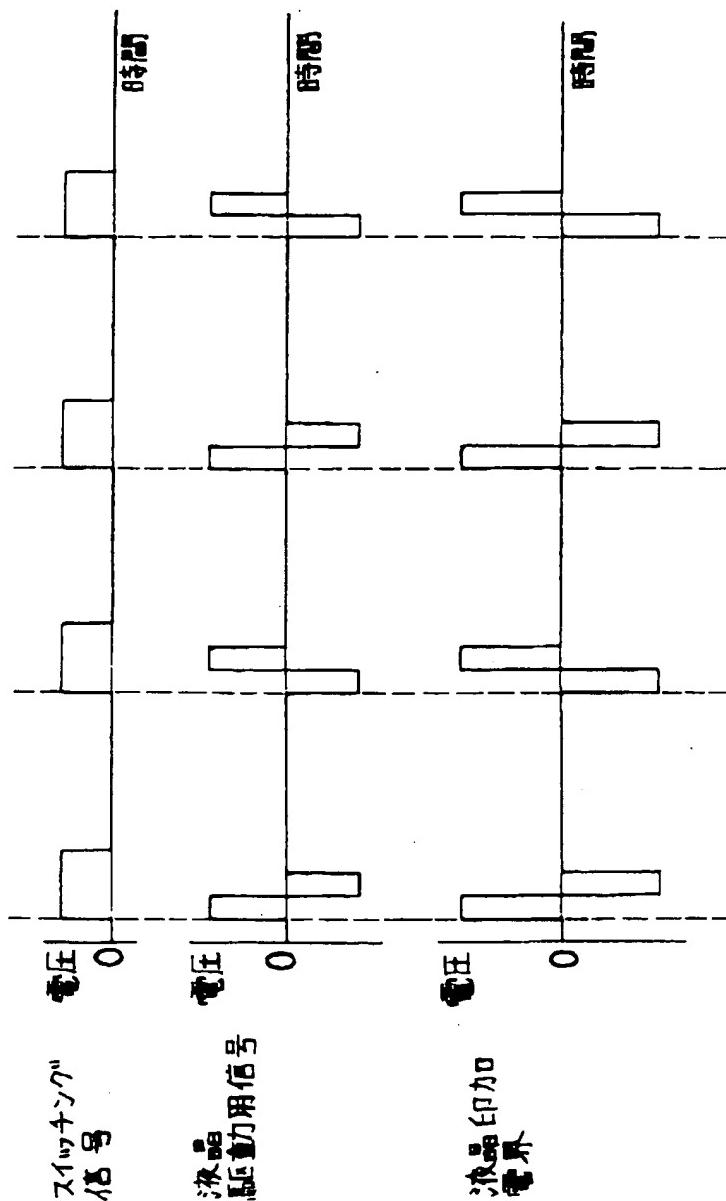
【図37】



(45)

特開平5-18884

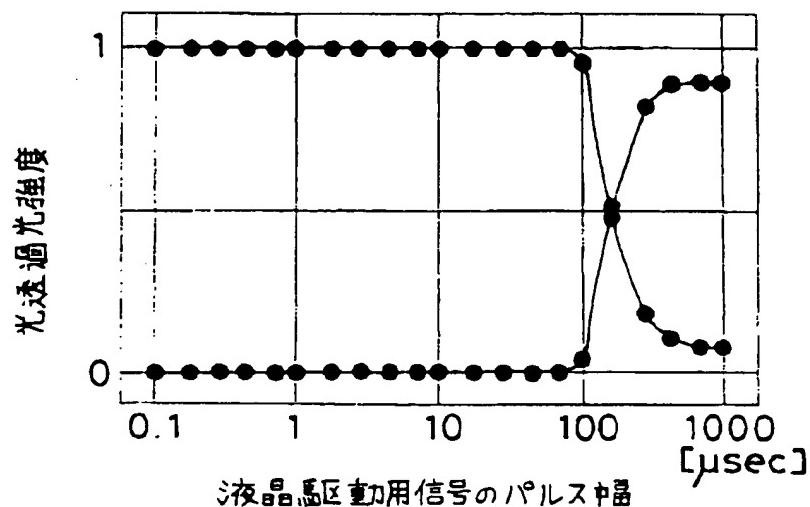
【図39】



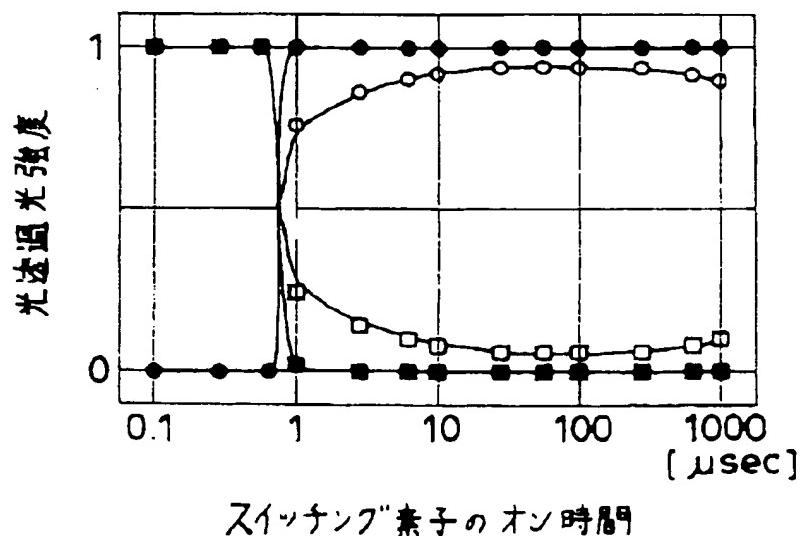
(46)

特開平5-188884

【図40】



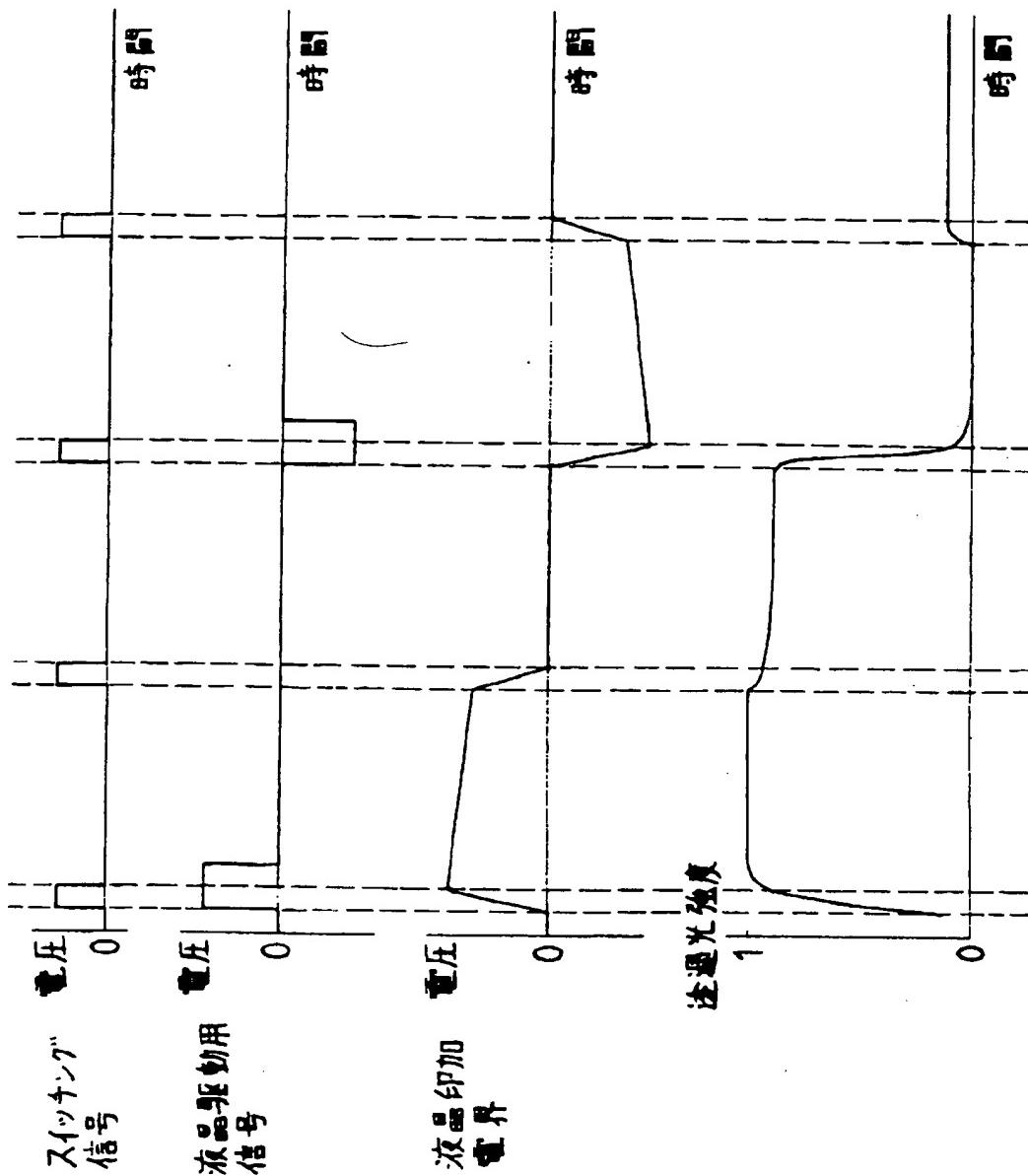
【図42】



(47)

特開平5-188884

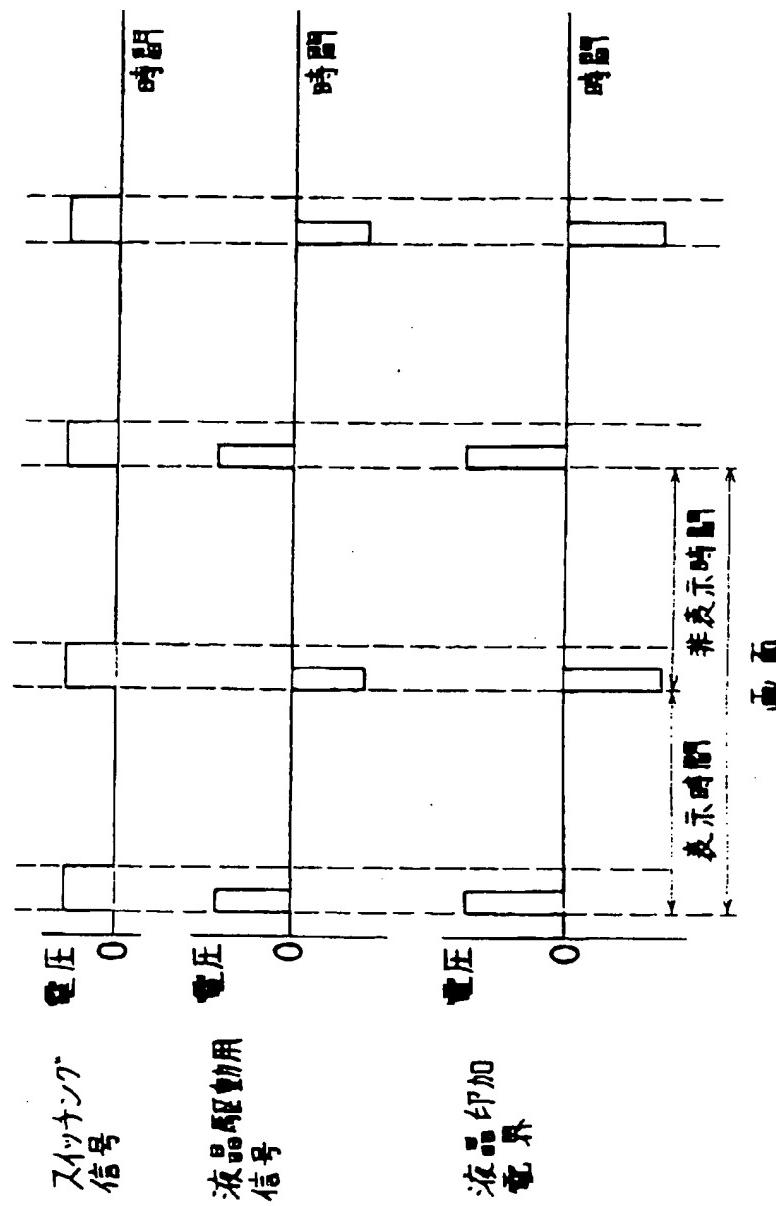
【図41】



(48)

特開平5-188884

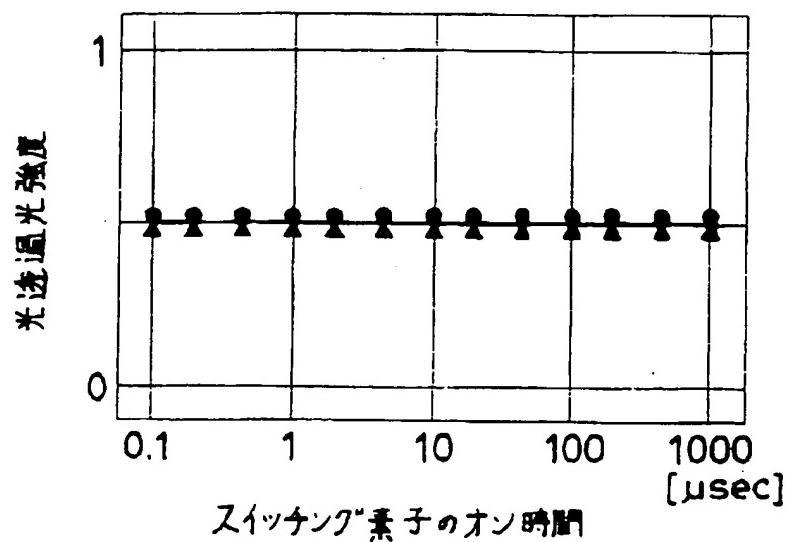
【図43】



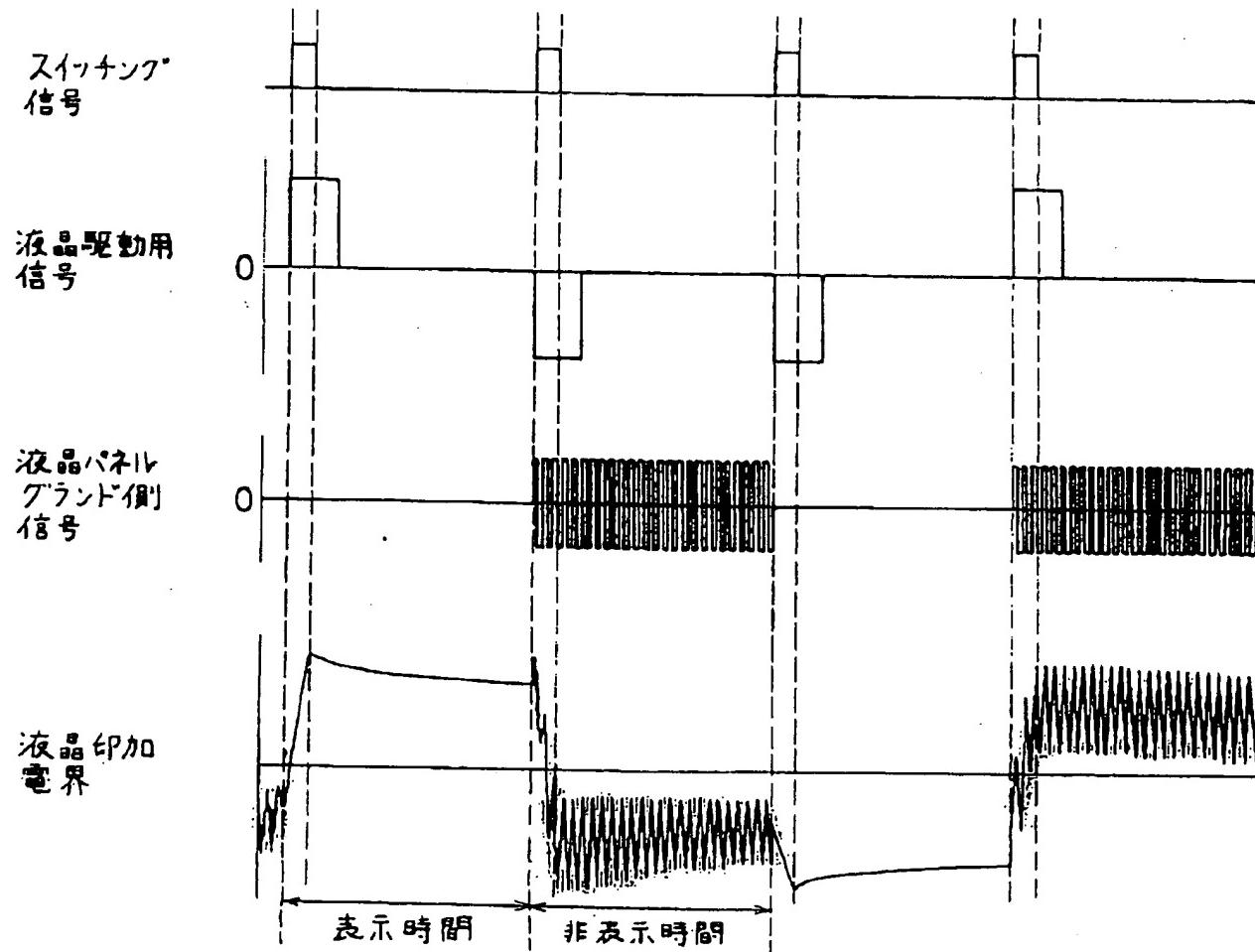
(49)

特開平5-188884

【図44】



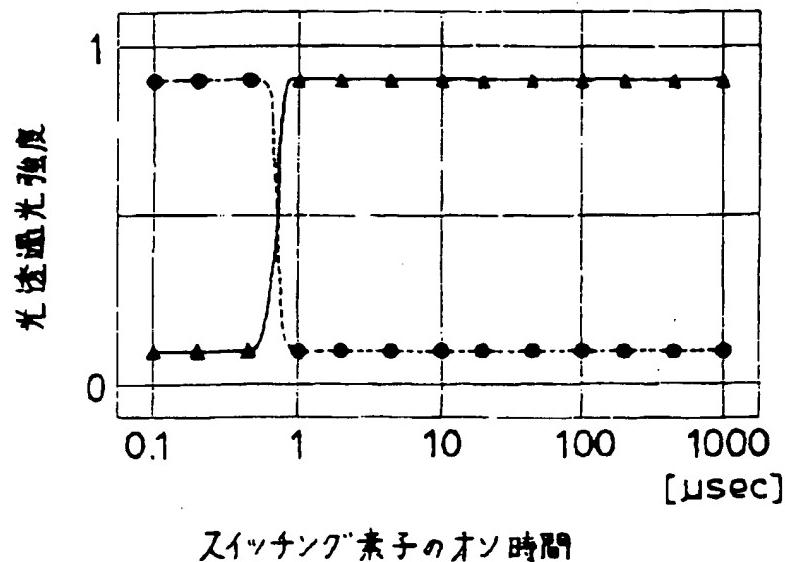
【図45】



(50)

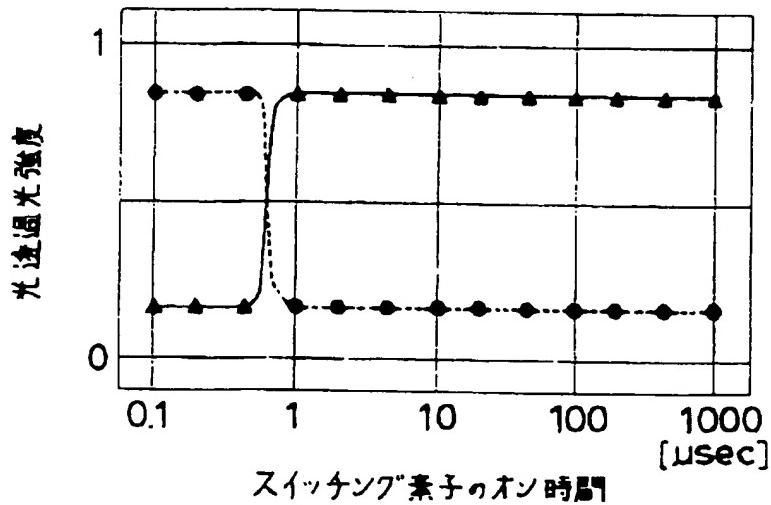
特開平5-188884

【図46】



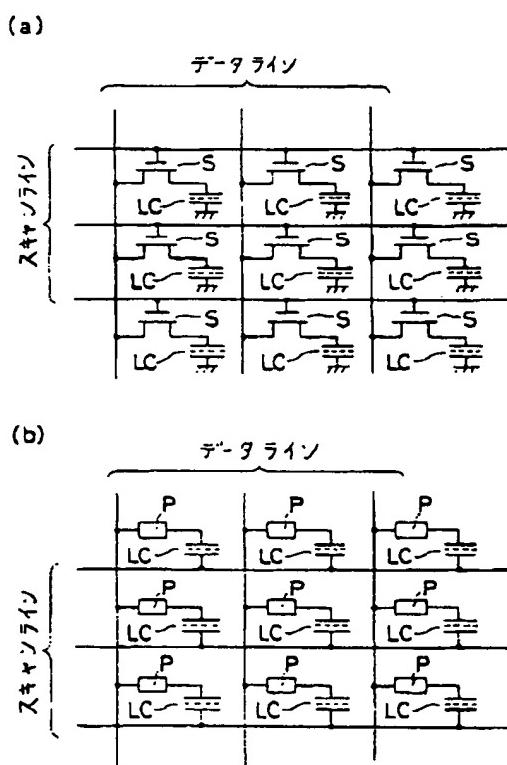
スイッチング素子のオン時間

【図48】



スイッチング素子のオン時間

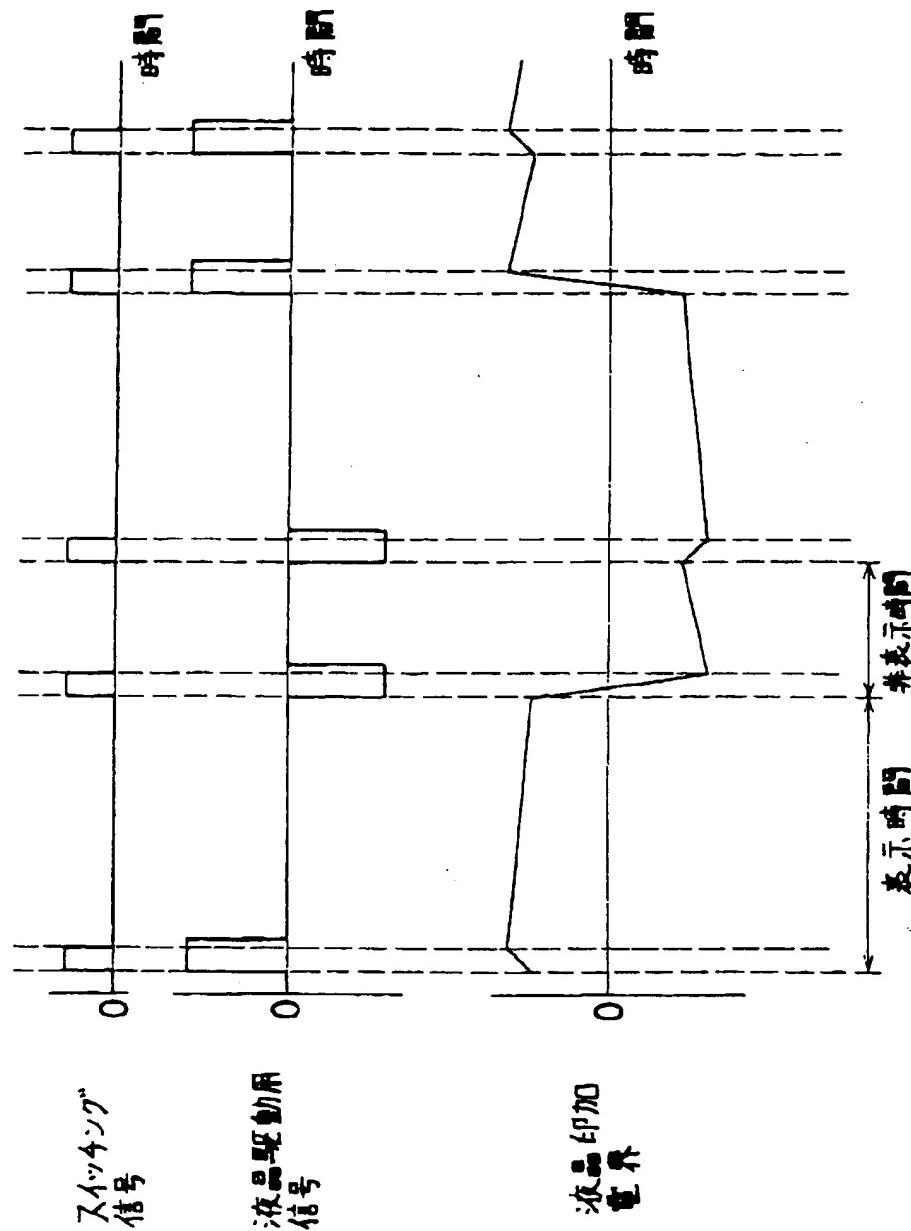
【図66】



(51)

特開平 5 - 1 8 8 8 8 4

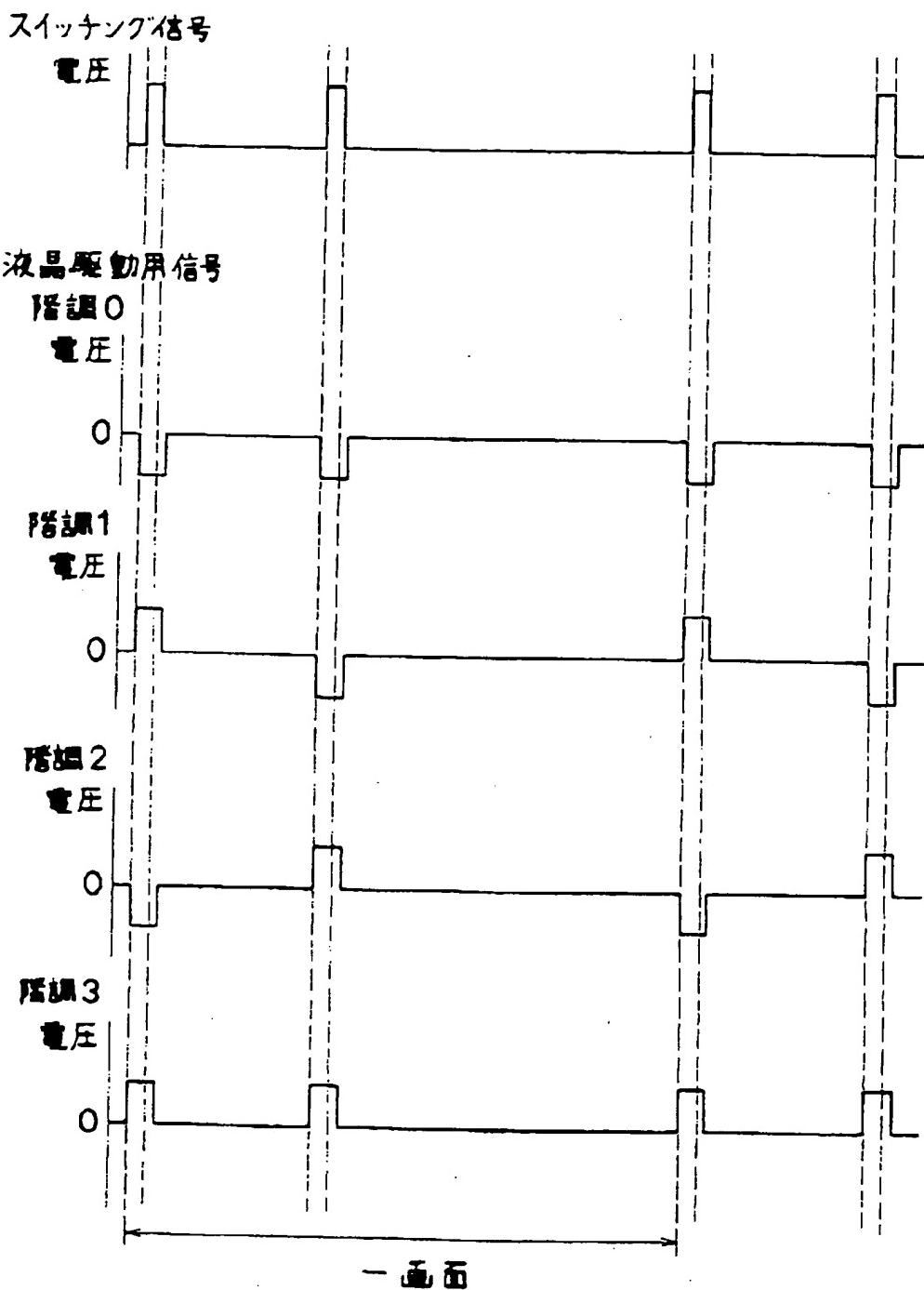
【図 47】



(52)

特開平5-188884

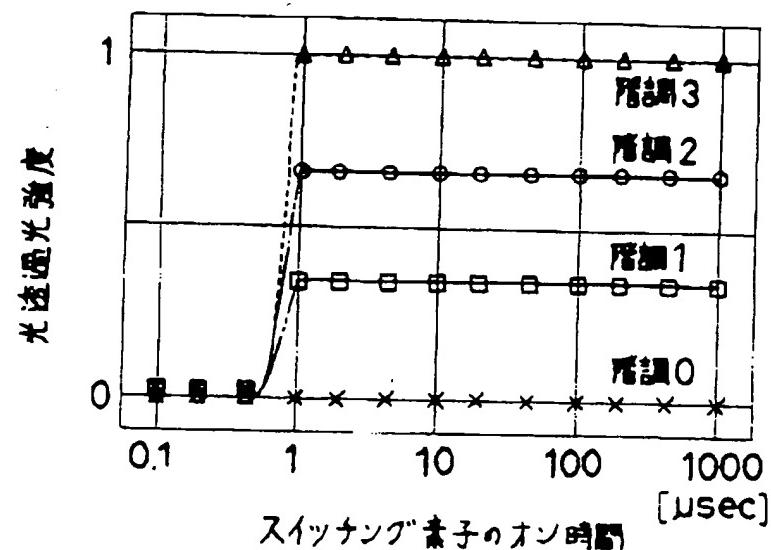
[図49]



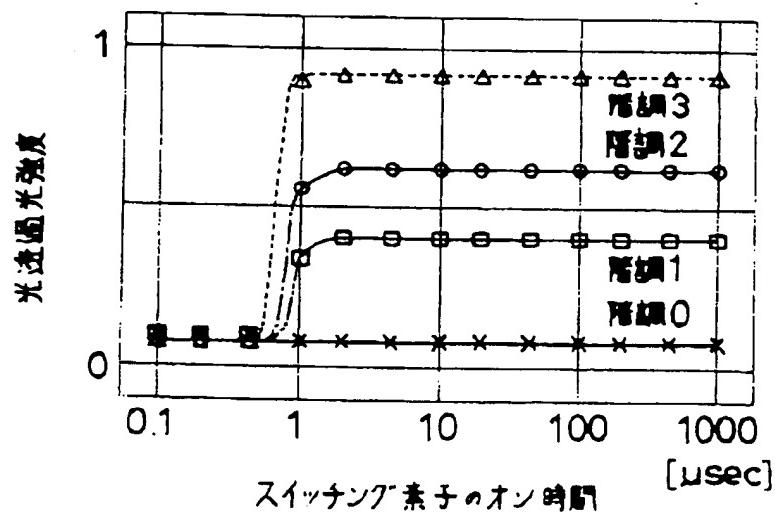
(53)

特開平5-188884

【図50】



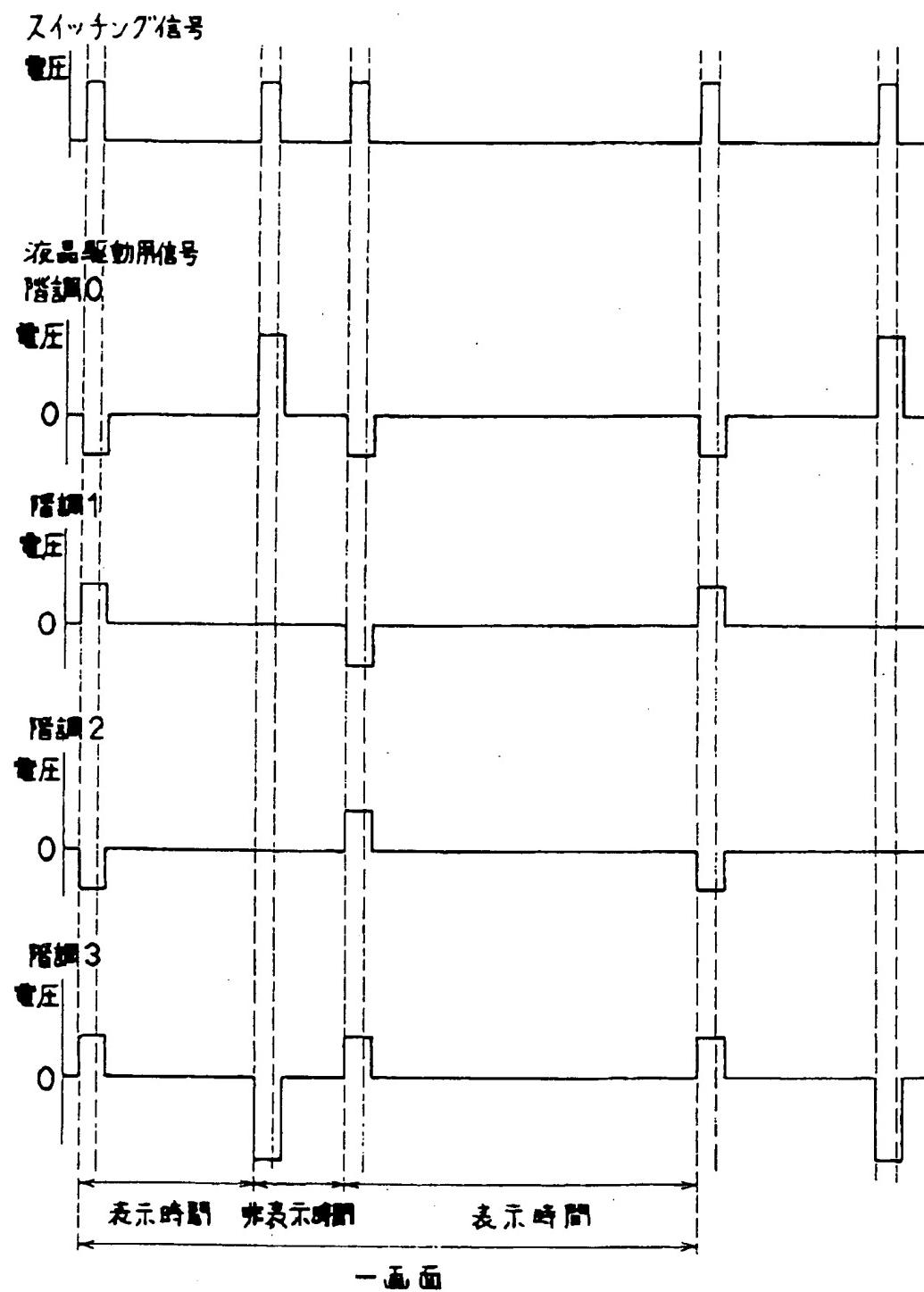
【図52】



(54)

特開平5-188884

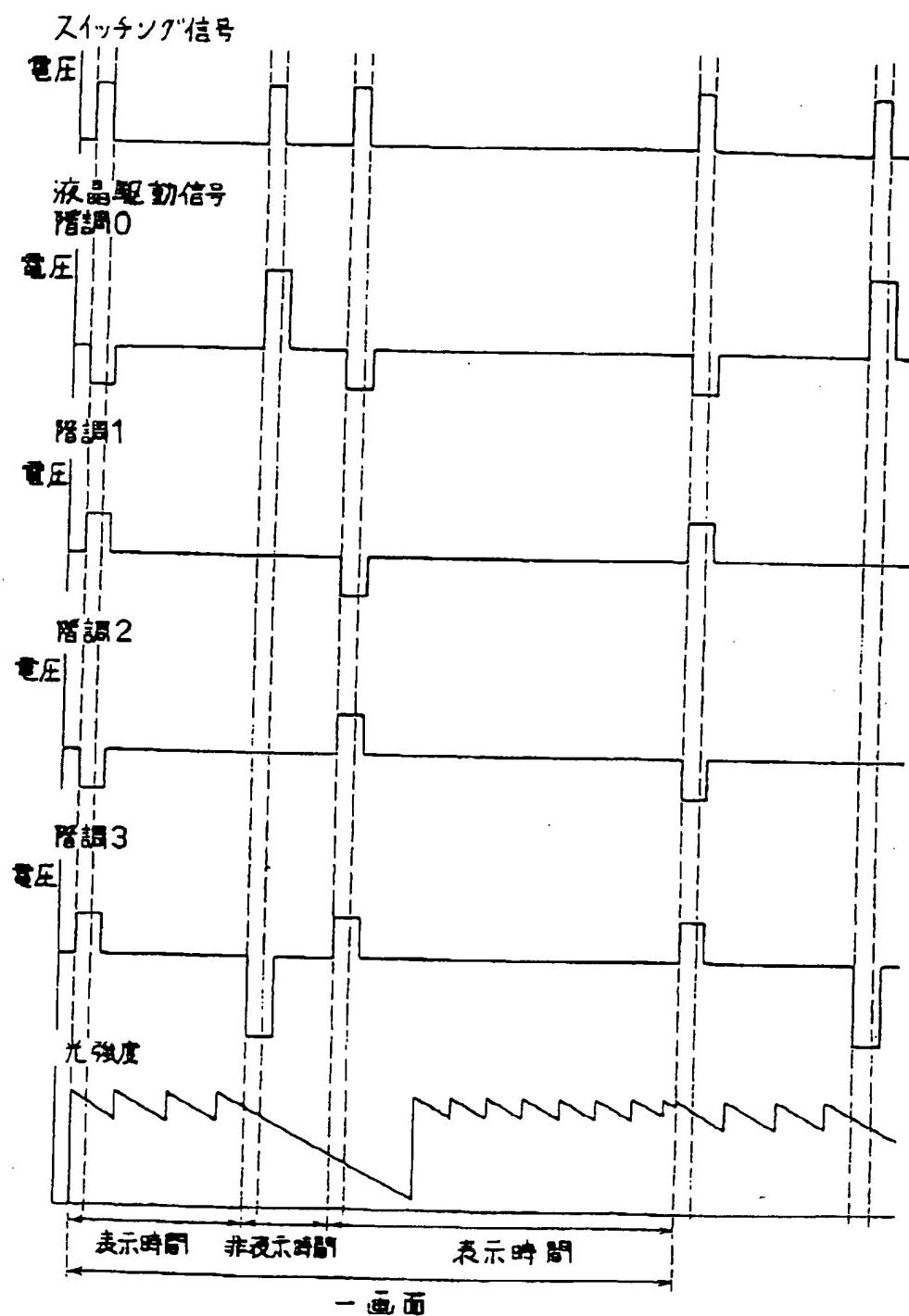
【図51】



(55)

特開平5-188884

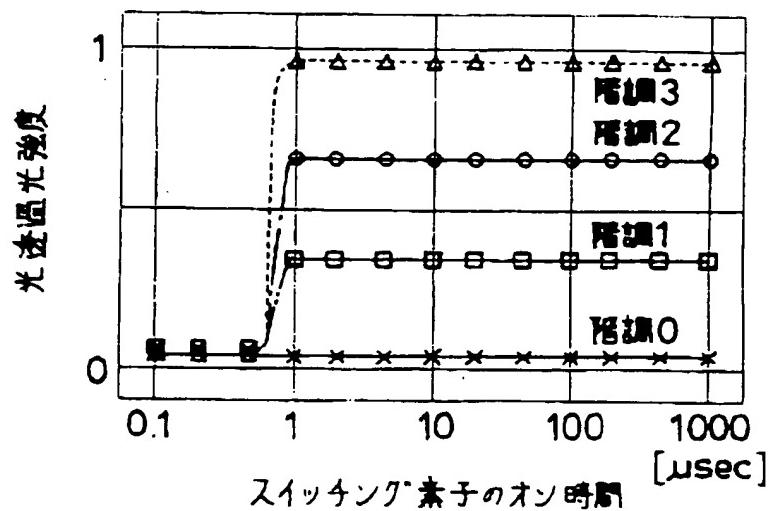
【図53】



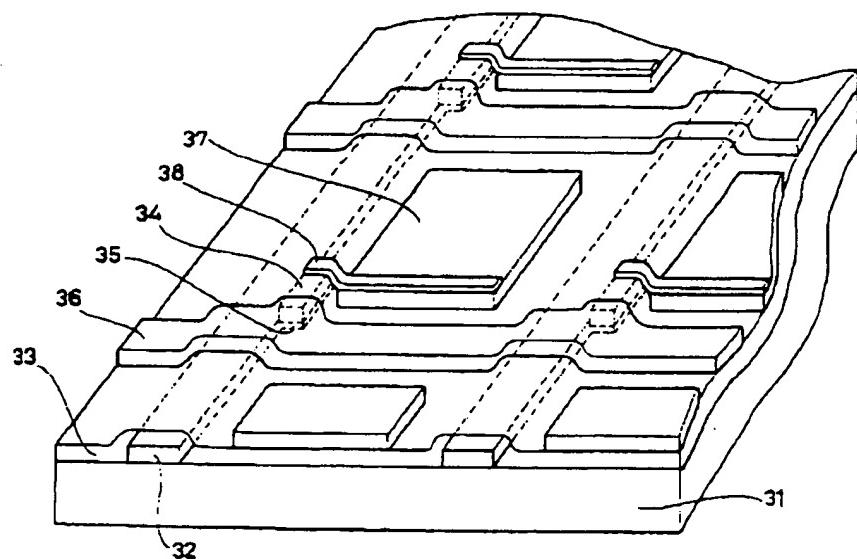
(56)

特開平5-188884

【図54】



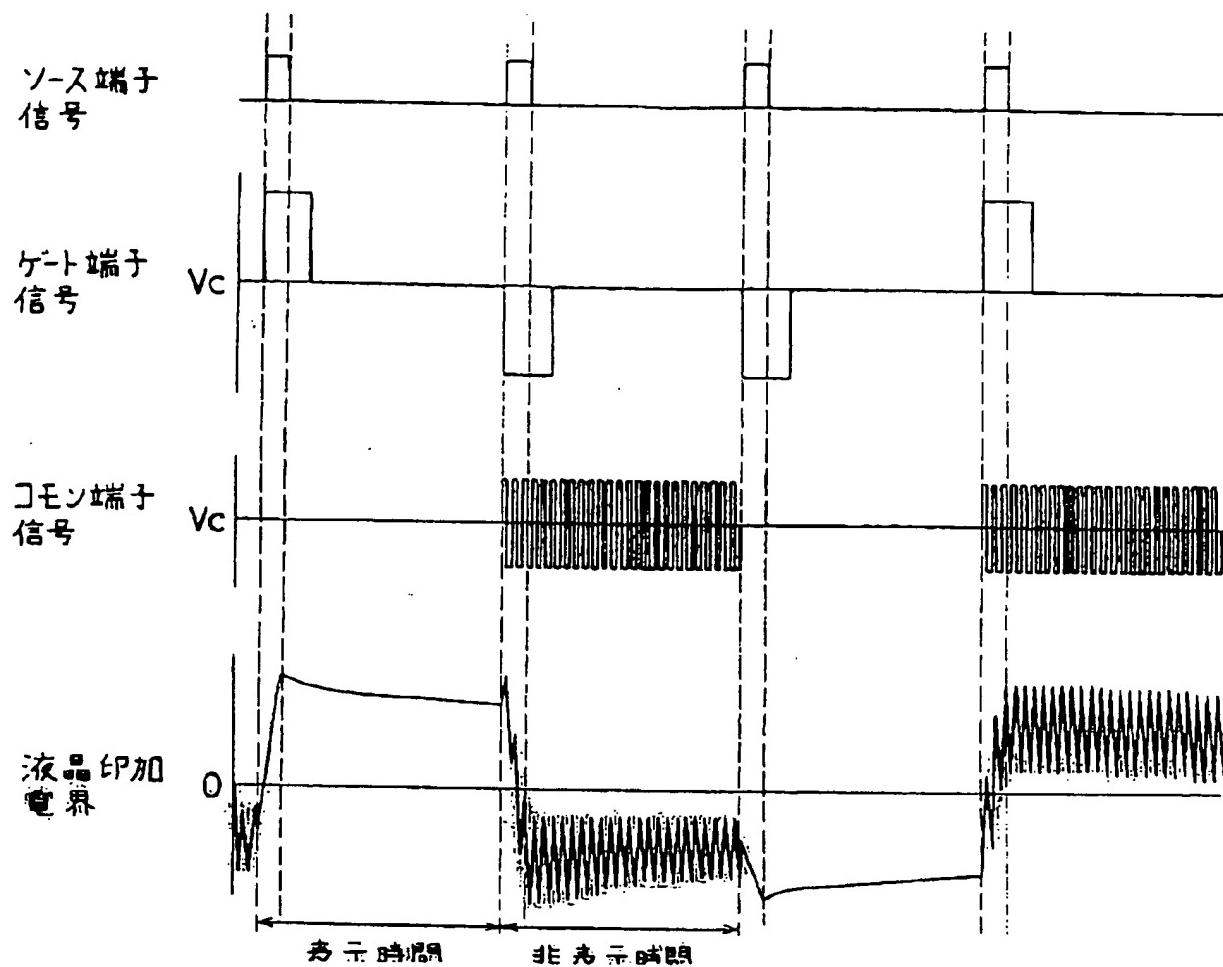
【図57】



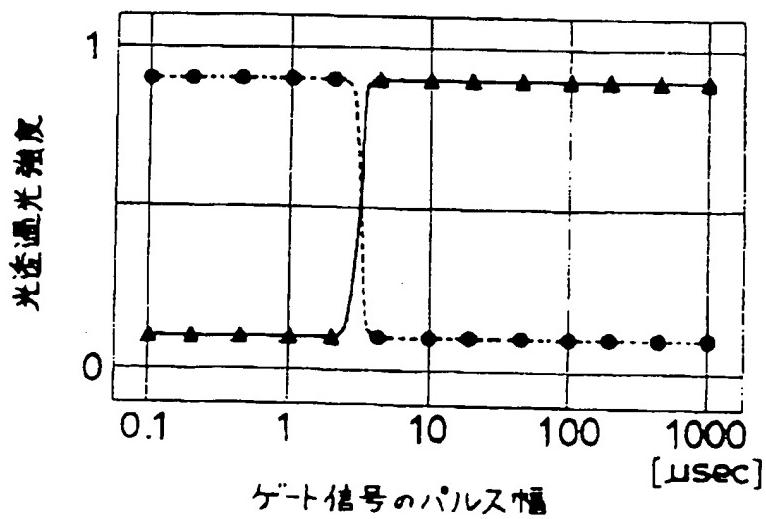
(57)

特開平5-188884

【図58】



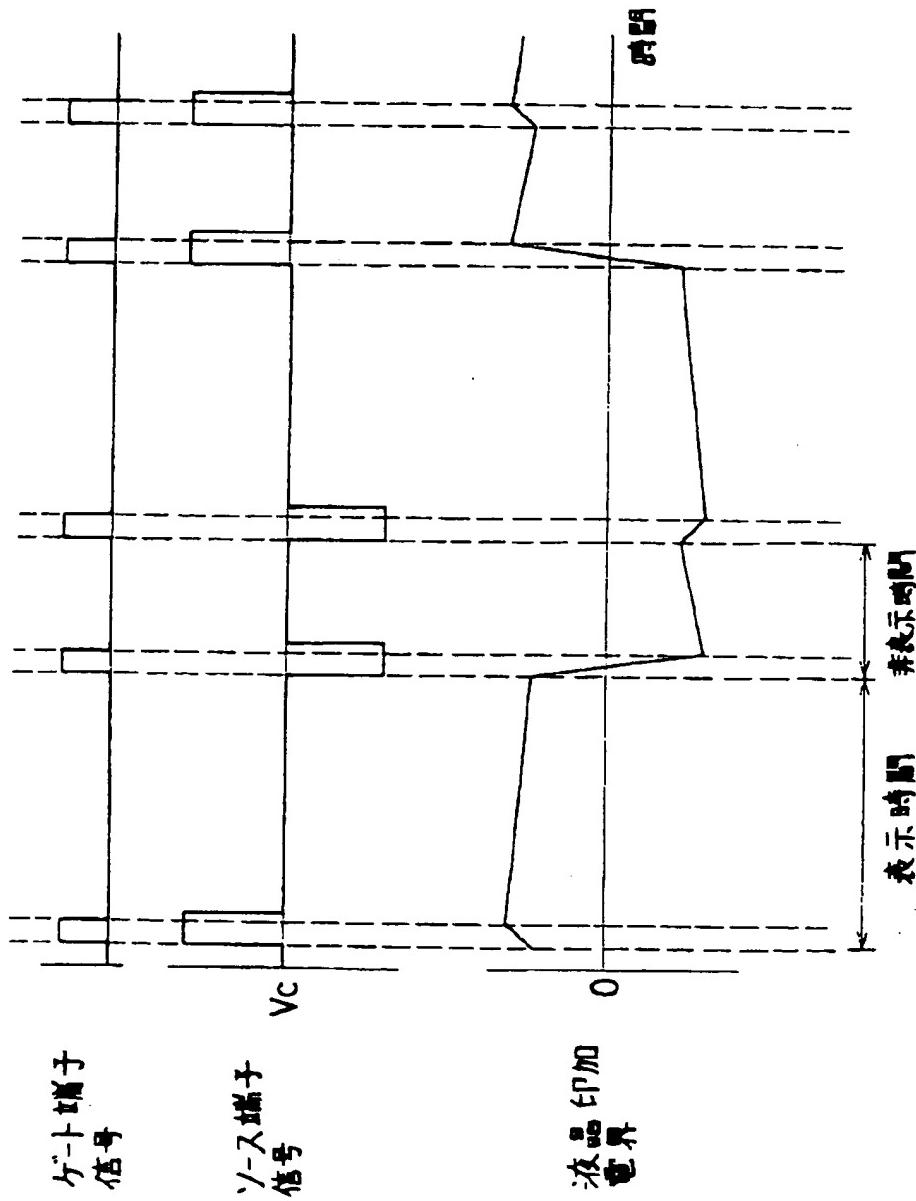
【図59】



(58)

特開平5-188884

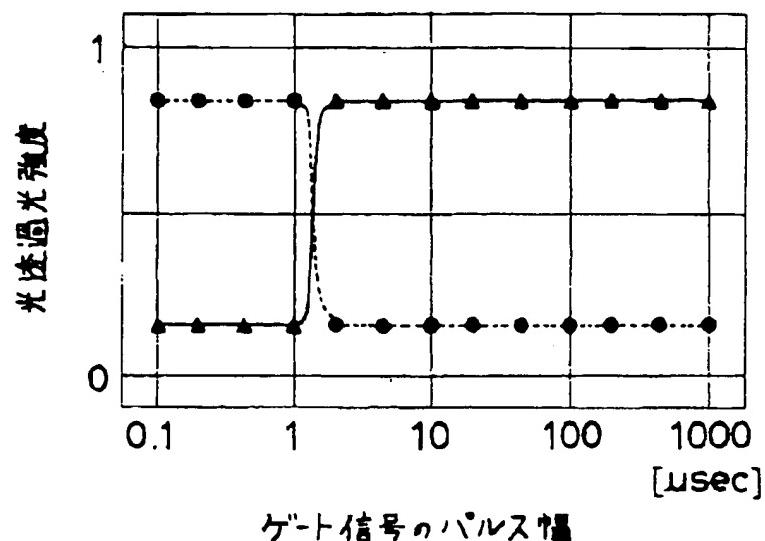
【図60】



(59)

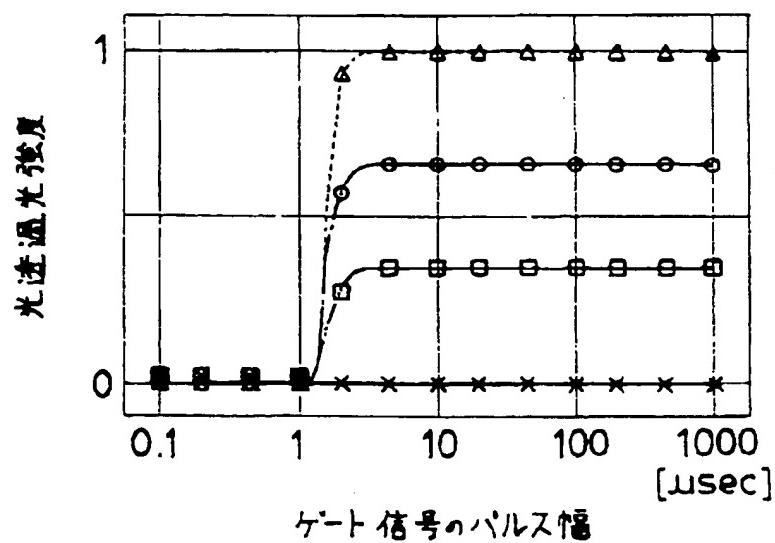
特開平5-188884

【図61】



ゲート信号のパルス幅

【図63】

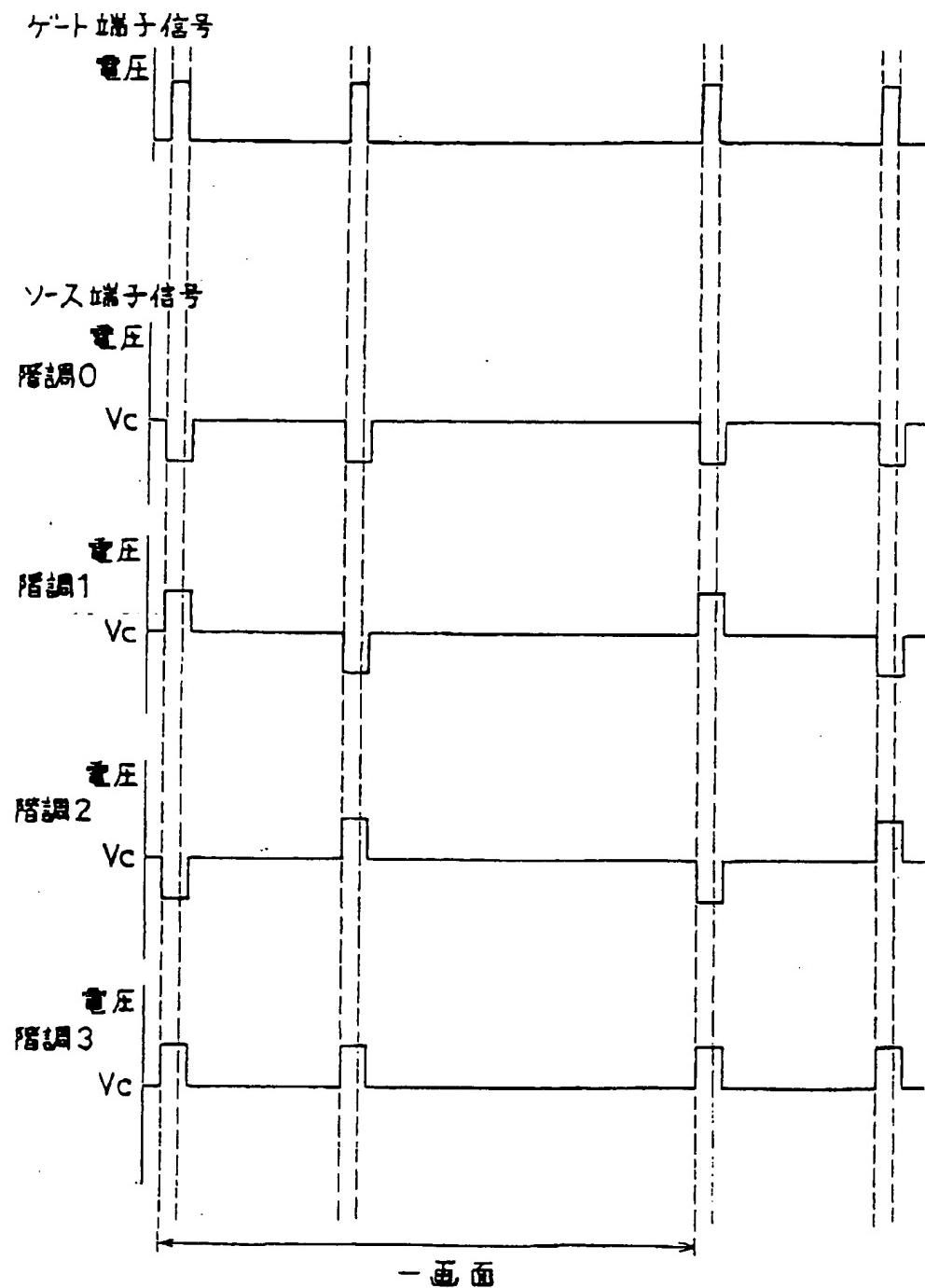


ゲート信号のパルス幅

(60)

特開平5-18884

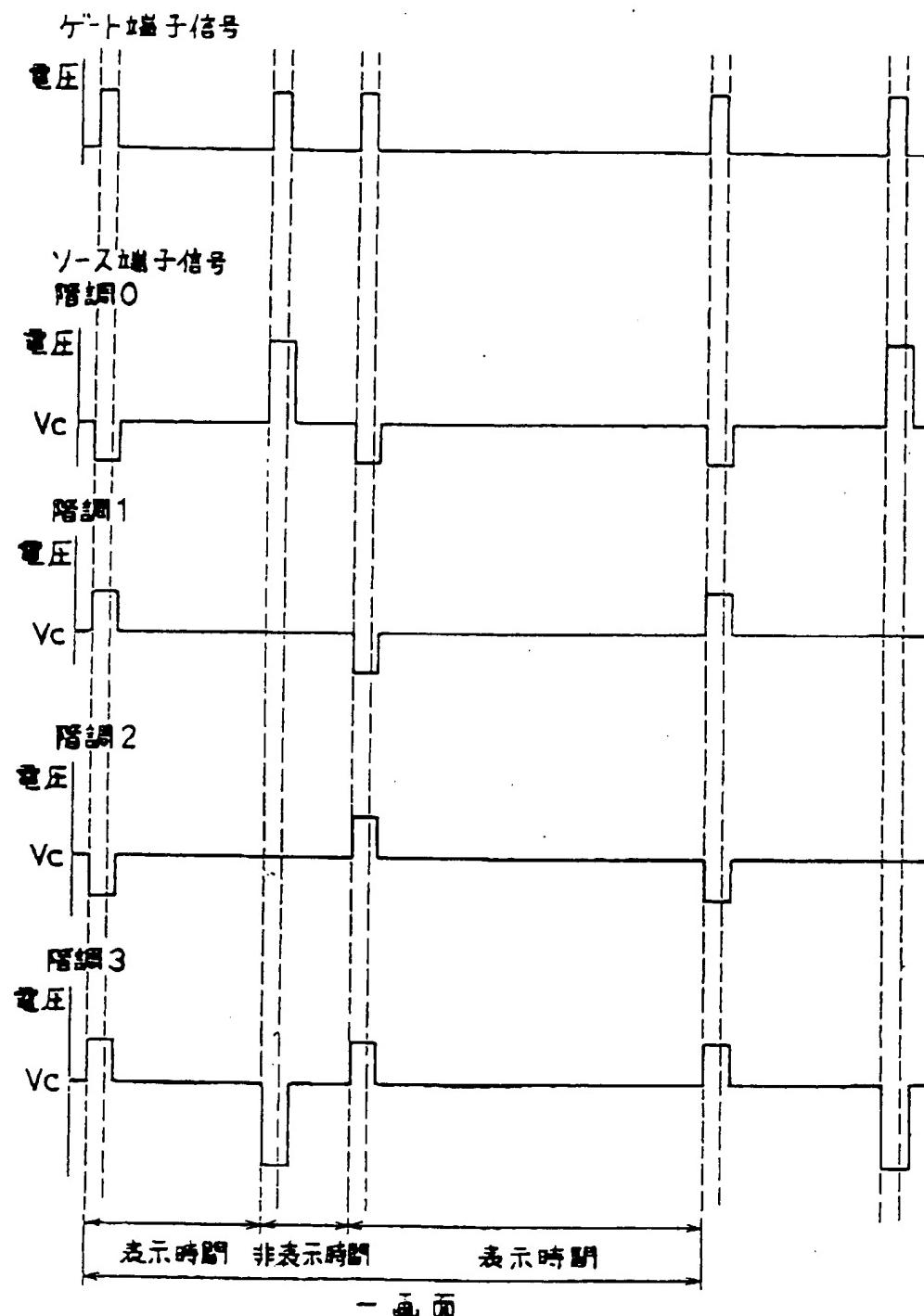
【図62】



(61)

特開平5-188884

【図64】



(62)

特開平5-188884

【図65】

